

PATENT ABSTRACTS OF JAPAN

DE 197 13 986 A1

(11)Publication number : 09-325173

(43)Date of publication of application : 16.12.1997

(51)Int.Cl. G01R 31/26
G01V 8/20
G01V 8/12
H01L 23/32

(21)Application number : 08-324151

(71)Applicant : ADVANTEST CORP

(22)Date of filing : 04.12.1996

(72)Inventor : NAKAMURA HIROTO
WATANABE YUTAKA
YABE TOSHIO
CHIBA MICHIO

(30)Priority

Priority number : 08 83430 Priority date : 05.04.1996 Priority country : JP

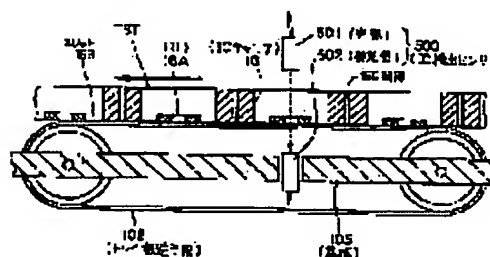
(54) IC TEST DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent accidents and improve safety by providing an IC detection sensor in between an unloader part and a loader part and detecting an IC remained on a test tray.

SOLUTION: A light source 501 is placed on the surface whereon a test tray TST passes and a light receiver 502 is placed beneath the surface TST passes. On the bottom plate of each IC carrier 16, a hole 16A is formed and whether the light receiver 502 receives the light of the source 501 at the part of the hole 16A is read in.

For this, a reflection mark and a timing mark consisting of a non-reflection part are provided on the side parallel to the progression direction of a square frame constituting the TST. The position of the carrier 16 on the arrangement line (position of the hole 16A on the arrangement line) is detected by the timing detection sensor, additionally provided. The existence of an IC is detected depending upon whether or not an IC detection sensor 500 detects the light passing in the hole 16A at the timing this timing detection sensor is detecting the reflection light of the reflection mark.



Best Available Copy

LEGAL STATUS

[Date of request for examination] 15.03.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]

[Date of final disposal for application]

[Patent number]

3417528

[Date of registration]

11.04.2003

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

18 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

(1) **Offenlegungsschrift**
DE 197 13 986 A 1

51 Int. Cl. 8:
G 01 R 31/28
G 01 R 31/28

21 Aktenzeichen: 197 13 986.8
22 Anmeldetag: 4. 4. 97
23 Offenlegungstag: 13. 11. 97

DE 197 13 986 A 1

39 Unionspriorität:

83430/88 05.04.96 JP
324151/88 04.12.96 JP

71 Anmelder:

Advantest Corp., Tokio/Tokyo, JP

74 Vertreter:

Hoffmann, E., Dipl.-Ing., Pat.-Anw., 82166 Gräfelfing

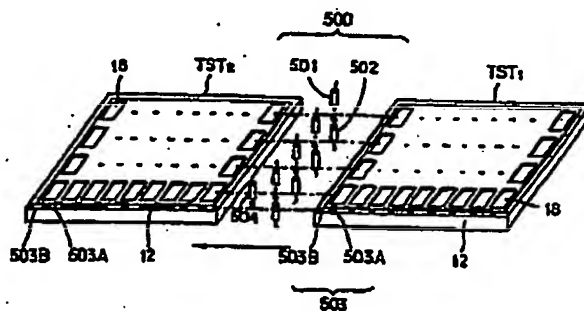
72 Erfinder:

Watanabe, Yutaka, Kumagaya, Saitama, JP;
Nakamura, Hiroto, Kazo, Saitama, JP; Yabe, Toshio,
Oota, Gunma, JP; Chiba, Michirou, Saitama, JP

Prüfungsantrag gem. § 44 PatG ist gestellt

64 Halbleiterbauelement-Testgerät

15 Es wird ein Halbleiterbauelement-Testgerät beschrieben, bei dem zu testende ICs in einem Beschickungsabschnitt auf ein Test-Tablett aufgebracht werden, das Test-Tablett dann zum Testen der ICs in einen Testabschnitt transportiert wird, die auf dem Test-Tablett befindlichen, getesteten ICs nach dem Abschluß des Tests von dem Test-Tablett in einem Entladeabschnitt auf ein für allgemeinen Einsatz ausgelegtes Tablett umgesetzt werden, und das Test-Tablett, das von getesteten ICs entleert ist, zu dem Beschickungsabschnitt transportiert wird, wobei der vorstehend angegebene Ablauf wiederholt durchgeführt wird. Das Halbleiterbauelement-Testgerät kann hierbei erfassen, ob ein IC auf dem Test-Tablett vorhanden ist oder fehlt. Ein IC-Erfassungssensor 500 dient zum Überwachen, ob auf dem Test-Tablett ein IC vorhanden ist oder nicht, und ist an mindestens einer der folgenden Positionen vorgesehen: an einer Position zwischen dem Entladeabschnitt und dem Beschickungsabschnitt, an einer Position zwischen dem Beschickungsabschnitt und dem Testabschnitt, und an einer Position zwischen dem Testabschnitt und dem Entladeabschnitt. Ein Durchgangsloch ist in dem Bodenabschnitt von jeweiligen, an dem Test-Tablett angebrachten IC-Trägern 18 vorhanden. Durch den IC-Erfassungssensor wird durch Erfassung von Licht, das durch das Durchgangsloch hindurchtritt, ermittelt, ob ein an dem Test-Tablett angebrachter IC-Träger leer ist oder nicht.



DE 197 13 986 A 1

Technisches Gebiet

Die vorliegende Erfindung bezieht sich auf ein Halbleiterbauelement-Testgerät, das zum Testen von einem oder mehreren Halbleiterbauelementen, insbesondere von einem oder mehreren, typische Beispiele für Halbleiterbauelemente darstellenden, integrierten Halbleiterschaltungselementen (im folgenden auch als IC oder ICs bezeichnet) geeignet ist. Insbesondere bezieht sich die vorliegende Erfindung auf ein Halbleiterbauelement-Testgerät, das mit einer Halbleiterbauelement-Transport- und Bearbeitungs- oder Handhabungseinrichtung einer Ausführungsform versehen ist, die dazu ausgelegt ist, zu testende Halbleiterbauelemente für den Test zu einem Testabschnitt zu transportieren, in dem sie mit einem Testkopf (eine zum Anlegen und Aufnehmen von verschiedenen elektrischen, für den Test erzeugten Signalen dienende Komponente des Testgeräts) in elektrischen Kontakt gebracht werden, um hierdurch den elektrischen Test der Halbleiterbauelemente durchzuführen, wonach sie die getesteten Halbleiterbauelemente aus dem Testabschnitt heraustransportiert und die getesteten Halbleiterbauelemente dann in auslegungskonforme oder akzeptable bzw. fehlerfreie Bauteile und nicht-auslegungskonforme oder fehlerhafte Bauteile in Abhängigkeit von den Testergebnissen sortiert.

Stand der Technik

Viele der (üblicherweise als Testabschnitt bezeichneten) elektrischen Abschnitte eines Halbleiterbauelement-Testgeräts, die zum Anlegen eines Testsignals mit einem vorbestimmten Muster an ein zu testendes Halbleiterbauelement, das heißt eine im Test befindliche Einrichtung (üblicherweise auch als DUT bezeichnet), und zum Messen der elektrischen Eigenschaften der Bauelemente dienen, weisen eine mit ihnen verbundene Halbleiterbauelement-Transport- und Handhabungs- oder Bearbeitungseinrichtung (üblicherweise auch als Handhabungseinrichtung bezeichnet) auf, die die Halbleiterbauelemente zu einem Testabschnitt transportiert, die Bauelemente mit einem Testkopf in dem Testabschnitt in elektrischen Kontakt bringt, die getesteten Halbleiterbauelemente nach dem Abschluß des Testvorgangs aus dem Testabschnitt herausfordert, und die Bauelemente in Abhängigkeit von den Testergebnissen in akzeptable Bauteile und fehlerhafte Bauteile sortiert. In der nachfolgenden Offenbarung wird die vorliegende Erfindung unter Bezugnahme auf ICs, die typische Beispiele für Halbleiterbauelemente darstellen, zum Zwecke der Erläuterung beschrieben.

Im folgenden wird zunächst unter Bezugnahme auf die Fig. 9 und 10 der allgemeine Aufbau eines herkömmlichen IC-Testgeräts beschrieben, das mit einer an ihm angebrachten Handhabungseinrichtung versehen ist, die als "horizontales Transportsystem" bzw. "Horizontal-Transportsystem" bezeichnet wird. Das dargestellte IC-Testgerät weist einen Kammerabschnitt 100 zum Testen von ICs wie etwa von Halbleiterspeichern, die auf einem Test-Tablett TST aufgebracht sind und auf dem Test-Tablett TST transportiert werden, einen IC-Speicherabschnitt oder IC-Lagerabschnitt 200, in dem ICs, die einem Test zu unterziehen sind (das heißt zu testende ICs) aussortiert werden und die getesteten

ICs aussortiert und an bestimmter Stelle gelagert werden, einen Belade- bzw. Beschickungsabschnitt 300, bei dem die zu testenden ICs, die ein Benutzer zuvor auf ein für allgemeinen Einsatz dienendes Tablett (Kunden-Tablett) KST aufgebracht hat, zu einem Test-Tablett TST, das hohen und/oder niedrigen Temperaturen widerstehen kann, übertragen und auf dieses umgesetzt werden, und einen Entladeabschnitt 400 auf, bei dem die getesteten ICs, die auf dem Test-Tablett TST aus dem Kammerabschnitt 100 heraustransportiert wurden, nachdem sie einem Test in der Testkammer bzw. dem Kammerabschnitt 100 unterzogen wurden, von dem Test-Tablett TST auf ein oder mehrere für allgemeinen Einsatz ausgelegte Tablets KST für eine Umsetzung auf diese Tablets KST transportiert werden. Der Entladeabschnitt 400 ist allgemein derart aufgebaut, daß die getesteten ICs auf der Grundlage der Daten der Testergebnisse in entsprechende Kategorien sortiert bzw. klassifiziert werden und sie dann auf die entsprechenden, für allgemeinen Einsatz ausgelegten Tablets aufgebracht werden.

Der Kammerabschnitt 100 weist eine Konstanttemperaturkammer oder thermostatische Kammer (Thermostatkammer) 101, die zum Aufnehmen der zu testenden und auf dem Test-Tablett TST aufgetragenen ICs und zum Ausüben einer gezielten Temperaturbelastung auf die ICs bei hoher oder niedriger Temperatur dient, eine Testkammer 102 zum Bewirken eines elektrischen Tests bezüglich der ICs, die der Temperaturbelastung in der Konstanttemperaturkammer 101 unterzogen wurden, und eine Kammer 103 zum Beseitigen der Temperaturbelastung auf, die zum Entfernen der auf die ICs in der Testkammer 102 ausgeübten Temperaturbeanspruchung dient. Die Testkammer 102 enthält einen in ihr befindlichen Testkopf 104 des Testgeräts, führt unterschiedliche elektrische, zum Testen dienende Signale über den Testkopf 104 zu den zu testenden und in elektrischen Kontakt mit dem Testkopf befindlichen ICs zu, nimmt als Antwort bzw. Reaktion erhaltene Signale von den ICs ab und leitet diese zu dem Testgerät.

Jedes der Test-Tablets TST wird in einer umlaufenden Weise von dem Beschickungsabschnitt über die Konstanttemperaturkammer 101 des Kammerabschnitts 100, die Testkammer 102 des Kammerabschnitts 100, die im Kammerabschnitt 100 enthaltene Kammer 103 zur Beseitigung der Temperaturbelastung und den Entladeabschnitt 400 in dieser Reihenfolge zu dem Beschickungsabschnitt 300 bewegt. Die Konstanttemperaturkammer 101 und die Kammer 103 zur Beseitigung der Temperaturbelastung sind größer als die Testkammer 102 und weisen nach oben gerichtete Abschnitte auf, die jeweils über die Oberseite der Testkammer 102 hinausragen. Wie in Fig. 10 gezeigt ist, erstreckt sich zwischen den nach oben vorstehenden Abschnitten der Konstanttemperaturkammer 101 und der Kammer 103 zur Beseitigung der Temperaturbelastung eine Basisplatte 105, auf der eine Test-Tablett-Transporteinrichtung 106 angebracht ist, die zum Transportieren des Test-Tablets TST aus der Kammer 103 zur Beseitigung der Temperaturbelastung zu der Konstanttemperaturkammer 101 dient.

Wenn auf die zu testenden ICs in der Konstanttemperaturkammer 101 eine durch eine hohe Temperatur verursachte Temperaturbelastung (eine thermische Stressbeanspruchung) ausgeübt wurde, kühlt die Kammer 103 zur Beseitigung der Temperaturbelastung die getesteten ICs auf Raumtemperatur mittels eines Blaspvorgangs ab, wonach die ICs zu dem Entladeabschnitt 400 trans-

portiert werden. Wenn auf der anderen Seite eine durch eine niedrige Temperatur von beispielsweise -30°C ausgeübte Temperaturbelastung (eine Tieftemperaturbeanspruchung) auf die zu testenden ICs in der Konstanttemperaturkammer 101 ausgeübt wurde, erwärmt die Kammer 103 zur Beseitigung der Temperaturbelastung die getesteten ICs mittels warmer Luft oder einer Heizeinrichtung bis zu einer Temperatur, bei der sich kein Tauniederschlag auf den ICs bildet, wonach die ICs dann aus der Kammer 103 zur Beseitigung der Temperaturbelastung heraus und zu dem Entladeabschnitt 400 transportiert werden.

Das Test-Tablett TST mit den darauf in dem Beschickungsabschnitt aufgebrachten ICs wird von dem Beschickungsabschnitt zu der Konstanttemperaturkammer 101 in dem Kammerabschnitt 100 gefördert. Die Konstanttemperaturkammer 101 weist eine vertikale Transporteinrichtung bzw. Vertikaltransporteinrichtung auf, die in ihr montiert ist und die dazu ausgelegt ist, eine Mehrzahl von Test-Tablets TST (zum Beispiel neun Test-Tablets) in der Form eines Stapels zu halten. Bei dem dargestellten Beispiel stapelt die vertikale Transporteinrichtung die transportierten Test-Tablets derart, daß ein Test-Tablet, das neu von dem Beschickungsabschnitt 300 aufgenommen wird, an der obersten Position des Stapels gehalten wird, wohingegen das an der Bodenseite befindliche Test-Tablet zu der Testkammer 102 gefördert wird. Die auf dem obersten Test-Tablet TST befindlichen, zu testenden ICs werden einer vorbestimmten Temperaturbelastung bei hoher oder niedriger Temperatur ausgesetzt, während das zugehörige Test-Tablet TST aufeinanderfolgend von der Oberseite zu der Bodenseite des Stapels durch eine vertikal nach unten gerichtete Bewegung der vertikalen Transporteinrichtung bewegt wird und/oder solange wartet, bis das unmittelbar vorhergehende Test-Tablet aus der Testkammer 102 herausgebracht worden ist. Der Testkopf 104 ist in der Testkammer 102 in deren mittleren Bereich angeordnet, und es wird jedes der Test-Tablets TST, die jeweils einzeln aus der Konstanttemperaturkammer 101 heraustransportiert werden, auf den Testkopf 104 gefördert, wobei sie bei der konstanten Temperatur gehalten werden. Eine vorbestimmte Anzahl der ICs aus den auf dem zugeordneten Test-Tablet TST befindlichen ICs wird elektrisch mit IC-Buchsen bzw. IC-Sockeln (nicht gezeigt) verbunden, die an dem Testkopf 104 angebracht sind. Dies wird im weiteren Text noch näher beschrieben. Nach Abschluß des mit Hilfe des Testkopfs bewirkten Tests bezüglich aller ICs, die auf einem Test-Tablet TST angeordnet sind, wird das Test-Tablet TST in die Kammer 103 zur Beseitigung der Temperaturbelastung transportiert, bei der die auf die getesteten ICs auf dem zugehörigen Test-Tablet einwirkende Temperaturbelastung beseitigt wird und die getesteten ICs auf die Umgebungstemperatur oder Raumtemperatur zurückgebracht werden. Anschließend wird das Test-Tablet TST zu dem Entladeabschnitt 400 ausgegeben.

Ähnlich wie die vorstehend näher beschriebene Konstanttemperaturkammer 101 ist auch die Kammer 103 zur Beseitigung der Temperaturbelastung mit einer vertikalen Transporteinrichtung (Vertikaltransporteinrichtung) ausgestattet, die dazu ausgelegt ist, eine Mehrzahl von Test-Tablets TST (zum Beispiel neun Test-Tablets) in aufeinandergestapelter Form zu halten. Bei dem dargestellten Beispiel wird das Test-Tablet TST, das neu von der Testkammer 102 aufgenommen wird, an der Bodenseite des Stapels gehalten, wohingegen das an

der obersten Stelle befindliche Test-Tablet zu dem Entladeabschnitt 400 ausgegeben wird. Die auf die getesteten ICs auf dem zugehörigen Test-Tablet einwirkende Temperaturbeanspruchung wird für eine Rückführung der ICs zu der außerhalb herrschenden Temperatur (Raumtemperatur) abgebaut, während das zugehörige Test-Tablet TST von der Bodenseite zu der Oberseite des Stapels aufgrund der vertikal nach oben gerichteten, von der vertikalen Transporteinrichtung hervorgerufenen Bewegung gefördert wird.

Die getesteten, auf dem Test-Tablet TST getragenen ICs werden zu dem Entladeabschnitt 400 geleitet, bei dem sie in Abhängigkeit von den Testergebnissen in entsprechende Kategorien aussortiert und von dem Test-Tablet TST auf die entsprechenden, für allgemeinen Einsatz ausgelegten und den jeweiligen Kategorien zugeordneten Tablets aufgebracht und in diesen gelagert werden. Das Test-Tablet TST, das in dieser Weise in dem Entladeabschnitt 400 geleert wird, wird zu dem Beschickungsabschnitt 300 transportiert, bei dem es erneut mit zu testenden ICs bestückt wird, die von einem für allgemeinen Einsatz ausgelegten Tablet KST auf das Test-Tablet TST aufgebracht werden. Im Anschluß hieran werden die gleichen Schritte gemäß dem vorstehenden erläuterten Ablauf wiederholt.

Wie in Fig. 10 gezeigt ist, kann eine IC-Transporteinrichtung zum Transportieren von ICs von einem für allgemeinen Einsatz ausgelegten Tablet KST zu einem Test-Tablet TST in dem Beschickungsabschnitt 300 die Form einer für einen Transport in den Richtungen X und Y ausgelegten Transporteinrichtung 304 aufweisen, die ein Paar von beabstandeten, parallelen Schienen 301, die an der Basis-Platte 105 angebracht sind und sich über den Beschickungsabschnitt 300 in der von vorne nach hinten weisenden Richtung bzw. der Vorwärts- und Rückwärtsrichtung des Testgeräts (diese Richtung wird hier als die Richtung Y bezeichnet) erstrecken, einen beweglichen Arm 302, der sich zwischen den beiden Schienen 301 erstreckt und dessen entgegengesetzten Enden an diesen in einer solchen Weise befestigt sind, daß er, in der Richtung Y beweglich ist, und einen beweglichen Kopf 303 aufweisen, der durch den beweglichen Arm 302 in einer solchen Weise gehalten wird, daß er in derjenigen Richtung beweglich ist, in der sich der bewegliche Arm 302 erstreckt, das heißt in der von links nach rechts weisenden Richtung des Testgeräts (diese Richtung wird hier als die Richtung X bezeichnet). Bei dieser Ausgestaltung kann sich der bewegliche Kopf 303 zwischen dem Test-Tablet TST und dem für allgemeinen Einsatz ausgelegten Tablet KST in der Richtung Y hin- und herbewegen und kann sich weiterhin entlang des beweglichen Arms 302 in der Richtung X bewegen.

An der Unterseite des beweglichen Kopfs 303 sind IC-Saugflächen bzw. IC-Saugnapfe in vertikaler Richtung beweglich angebracht. Mit Hilfe einer Kombination aus der Bewegung des beweglichen Kopfes 303 in den Richtungen X und Y und der nach unten gerichteten Bewegung der Saugnapfe lassen sich die Saugnapfe in Anlage mit den ICs, die auf dem für allgemeinen Einsatz ausgelegten Tablet KST angeordnet sind, bringen und diese ICs herausheben und an den Saugnapfen durch Unterdruckansaugung halten, so daß die ICs zu dem Test-Tablet TST übertragbar sind. Die Anzahl von Saugnapfen, die an dem beweglichen Kopf 303 abgebracht sind, kann zum Beispiel acht betragen, so daß insgesamt acht ICs zu einem jeweiligen Zeitpunkt gemeinsam von dem für allgemeinen Einsatz ausgelegten

Tablett KST zu dem Test-Tablett TST transportiert werden können.

Es ist hierbei anzumerken, daß zwischen den Anhaltepositionen für das für allgemeinen Einsatz ausgelegte Tablett KST und das Test-Tablett TST eine Einrichtung 305 zum Korrigieren der Position eines ICs angeordnet ist, die als "Präzisionsausrichteinrichtung" bezeichnet wird. Die Positionskorrekturereinrichtung 305 enthält relativ tiefe Ausnehmungen, in die man die ICs, die an die Saugnapfe angezogen sind, nach einmaligem Freigeben hineinfallen läßt, bevor sie zu dem Test-Tablett TST gefördert werden. Die Ausnehmungen sind jeweils durch vertikal schräg verlaufende Seitenwände definiert, die aufgrund ihres schrägen Verlaufs die Positionen vorgeben, an denen die ICs in die Ausnehmungen hineinfallen. Nachdem acht ICs relativ zueinander mit Hilfe der Positionskorrekturereinrichtung 305 präzise positioniert worden sind, werden diese acht exakt positionierten ICs erneut an die Saugnapfe angezogen und zu dem Test-Tablett TST transportiert. Der Grund für die Bereitstellung der Positionskorrekturereinrichtung 305 wird im folgenden erläutert. Die Ausnehmungen des für allgemeinen Einsatz ausgelegten Tablett TST zum Halten der ICs sind größenmäßig derart bemessen, daß sie größer sind als die Größe der ICs, was zu großräumigen Änderungen der Positionen der ICs führen kann, die auf dem für allgemeinen Einsatz ausgelegten Tablett KST angeordnet sind. Falls demgemäß die ICs als solche mittels Unterdruck durch die Saugnapfe herausgegriffen und direkt zu dem Test-Tablett TST transportiert würden, könnte es manche ICs geben, die nicht erfolgreich in die IC-Lagerausnehmungen bzw. IC-Halteausnehmungen eingebracht werden, die in dem Test-Tablett TST ausgebildet sind. Aus diesem Grunde ist die Positionskorrekturereinrichtung 305 erforderlich, die vorstehend beschrieben ist und die bewirkt, daß die ICs matrixförmig exakt so angeordnet werden, wie es der matrixförmigen Anordnung der IC-Halteausnehmungen entspricht, die in dem Test-Tablett TST ausgebildet sind.

Der Entladeabschnitt 400 ist mit zwei Sätzen von Transporteinrichtungen 404 für den Transport in den Richtungen X und Y ausgestattet, die hinsichtlich ihres Aufbaus mit der Transporteinrichtung 304 für den Transport in den Richtungen X und Y identisch sind, die an dem Beschickungsabschnitt 300 vorgesehen ist. Die Transporteinrichtungen 404 für den Transport in den Richtungen X und Y führen die Umsetzung der getesteten ICs von dem Test-Tablett TST, das zu dem Entladeabschnitt 400 ausgegeben worden ist, auf das für allgemeinen Einsatz ausgelegte Tablett KST durch. Jeder Satz der Transporteinrichtungen 404 für den Transport in den Richtungen X und Y weist ein Paar von beabstandeten, parallelen Schienen 401, die derart angebracht sind, daß sie in der Vorwärts- und Rückwärtsrichtung des Testgeräts (Richtung Y) verlaufen, einen beweglichen Arm 402, der sich zwischen dem Schienenpaar 401 erstreckt und der an den entgegengesetzten bzw. äußeren Enden an dem Schienenpaar 401 derart angebracht ist, daß er in der Richtung Y beweglich ist, und einen beweglichen Kopf 403 auf, der an dem beweglichen Arm 402 für eine Bewegung entlang des Arms in dessen Längsrichtung, das heißt in der von rechts nach links weisenden Richtung des Testgeräts (Richtung X), angebracht ist.

Fig. 11 zeigt den Aufbau eines Ausführungsbeispiels des Test-Tablett TST. Das dargestellte Test-Tablett TST weist einen rechtwinkligen Rahmen 1.2 aus, der eine Mehrzahl von in gleichen gegenseitigen Abständen

angeordneten, parallelen Leisten 13 enthält, die zwischen den einander gegenüberliegenden, seitlichen Rahmenelementen 12a und 12b des Rahmens angeordnet sind. Jede der Leisten 13 enthält eine Mehrzahl von mit gleichen gegenseitigen Abständen angeordneten Montagetaschen bzw. Haltevorsprüngen 14, die von den Leisten an deren beiden Seiten vorstehen. Hierbei sind an jedem seitlichen Rahmenelement 12a, 12b, die den benachbarten Leisten gegenüberliegen, gleichartige, von ihnen vorstehende Haltevorsprünge 14 angebracht. Die Haltevorsprünge 14, die von entgegengesetzt liegenden Seiten jeder der Leisten 13 vorstehen, sind derart angeordnet, daß jeder der Haltevorsprünge 14, der von einer Seite der Leiste 13 vorsteht, zwischen zwei benachbarten Haltevorsprüngen 14 positioniert ist, die von der entgegengesetzten Seite der Leiste vorstehen. In gleichartiger Weise ist jeder der Haltevorsprünge 14, die von jedem der seitlichen Rahmenelemente 12a und 12b vorstehen, zwischen zwei benachbarten Haltevorsprüngen 14 positioniert, die von der gegenüberliegenden Leiste vorstehen. Zwischen jedem Paar von einander gegenüberliegenden Leisten 13 und zwischen jedem der seitlichen Rahmenelemente 12a und 12b und den gegenüberliegenden Leisten sind Räume für die Aufnahme einer Mehrzahl von IC-Trägern 16 derart, daß sich diese gegenüberliegen, ausgebildet. Genauer gesagt wird jeder IC-Träger 16 in einer aus einer Anordnung von rechteckigen Trägerabteilen 15 aufgenommen, die in jedem der Räume definiert bzw. vorgesehen sind, wobei jedes Abteil 15 zwei versetzte, sich schräg gegenüberliegende Haltevorsprünge 14 enthält, die an den diagonal gegenüberliegenden Ecken des Abteils abgeordnet sind. Bei dem dargestellten Beispiel, bei dem jede Leiste 13 sechzehn Haltevorsprünge 14 an ihren beiden Seiten aufweist, sind in jedem der Räume sechzehn Trägerabteile 15 gebildet, in denen sechzehn IC-Träger 16 angebracht sind. Da vier solcher Räume vorhanden sind, können insgesamt 16×4 , das heißt 64, IC-Träger in einem Test-Tablett TST montiert werden. Jeder IC-Träger 16 ist auf zwei entsprechenden Haltevorsprüngen 14 angeordnet und an diesen mit Hilfe von Befestigungsmitteln 17 befestigt.

Jeder der IC-Träger 16 besitzt identische Form und Größe hinsichtlich seiner äußeren Kontur und trägt in der Mitte eine IC-Tasche 19, die zum Aufnehmen eines IC-Elements in dem Träger dient. Die Form und die Größe der IC-Tasche 19 ist in Abhängigkeit von derjenigen des in der Tasche aufzunehmenden IC-Elements 18 festgelegt. Bei dem dargestellten Beispiel weist die IC-Tasche 19 die Form einer im wesentlichen quadratischen Ausnehmung auf. Die äußeren Abmessungen der IC-Tasche 19 sind derart bemessen, daß die IC-Tasche lose in dem Raum, der zwischen den einander gegenüberliegenden Haltevorsprüngen 14 in dem Trägerabteil 15 ausgebildet ist, eingepaßt ist. Der IC-Träger 16 weist an seinen gegenüberliegenden Enden Flansche auf, die dazu ausgelegt sind, auf den entsprechenden Haltevorsprüngen 14 aufzuliegen, wobei diese Flansche Montagelöcher 21 und durch diese hindurchgehende Löcher 22 aufweisen. Die Montagelöcher 21 sind dazu ausgelegt, durch sie hindurchgeführte Befestigungsmittel 17 aufzunehmen, während die Löcher 22 für den Durchtritt von durch sie hindurchgehenden Positionierstiften ausgelegt sind.

Damit die IC-Elemente daran gehindert werden, aus ihrer Position in dem IC-Träger 16 herauszugleiten oder sich vollständig aus dem IC-Träger 16 ruckartig herauszubewegen, ist ein Paar von Sperrn bzw. Riegeln 23 an

dem IC-Träger 16 angebracht, wie es in Fig. 12 gezeigt ist. Diese Sperren 23 sind einstückig bzw. integral mit dem Körper des IC-Trägers derart ausgebildet, daß sie sich von der Basis der IC-Tasche 19 nach oben erstrecken und sind normalerweise federnd derart vorgespannt, daß die am oberen Ende befindlichen Klauen aufgrund der Nachgiebigkeit des Harzmaterials, aus dem der IC-Träger hergestellt ist, jeweils in eine auf die gegenüberliegende Klaue gerichtete Richtung vorgespannt sind. Wenn das IC-Element in die IC-Tasche 19 einzubringen ist oder aus der IC-Tasche 19 herauszunehmen ist, werden die oberseitigen Enden der beiden Riegel 23 mit Hilfe eines Riegelfreigabemechanismus 25 expandiert bzw. auseinanderbewegt, der an den entgegengesetzten Seiten eines IC-Saugnapfes 24 für das Herausgreifen eines IC-Elements angeordnet ist. Diese Auseinanderbewegung bzw. Abstandsvergrößerung der beiden Laschen wird durchgeführt, bevor das Einbringen des IC-Elements in die IC-Tasche 19 oder das Herausnehmen des IC-Elements aus der Tasche bewirkt wird. Wenn der Riegelfreigabemechanismus 25 außer Eingriff mit den Riegeln bzw. Laschen 23 gebracht wird, schnappen die Riegel 23 aufgrund ihrer Federkräfte wieder in ihre normale Position zurück, in der sie den eingebrachten IC mit Hilfe der am oberen Ende angebrachten Klauen der Riegel 23 in seiner Position halten und eine Verlagerung verhindern.

Der IC-Träger 16 hält ein IC-Element in einer solchen Position, daß dessen Leitungen oder Stifte 18 nach unten freiliegen, wie es in Fig. 13 gezeigt ist. Der Testkopf 104 weist einen an ihm angebrachten IC-Sockel (IC-Buchse) auf, wobei sich Kontakte 104A des IC-Sockels von der oberseitigen Fläche des Testkopfes 104 nach oben erstrecken. Die freiliegenden Leitungen oder Stifte 18 des IC-Elements werden gegen die Kontakte 104A des IC-Sockels gedrückt, um hierdurch eine elektrische Verbindung zwischen dem IC-Element und dem Sockel herzustellen. Zu diesem Zweck ist oberhalb des Testkopfes 104 eine Drückeinrichtung (Drucker) 20 angebracht, die zum Drücken und Halten eines IC-Elements in der unteren Position dient und derart ausgelegt ist, daß er das IC-Element, das in einem IC-Träger 16 aufgenommen ist, von der Oberseite her in Kontakt mit dem Testkopf 104 drückt.

Hierbei ist anzumerken, daß es noch eine andere Ausführungsform einer IC-Handhabungseinrichtung gibt, bei der die zu testenden ICs von dem Test-Tablett in einen Sockel transportiert werden, der an dem Testkopf 104 montiert ist, und bei der die getesteten ICs nach dem Abschluß des Tests von dem Sockel zurück zu dem Test-Tablett für den Transport der ICs bewegt werden, wobei dieser Bewegungsablauf in der Testkammer 102 stattfindet.

Der IC-Speicherabschnitt bzw. IC-Lagerabschnitt 200 weist ein IC-Speichergestell bzw. IC-Lagergestell (oder Lager) 201, zum Aufnehmen von für allgemeinen Einsatz ausgelegten Tablett KST, die mit zu testenden ICs bestückt sind, dient, und ein Lagergestell für getestete ICs (oder Lager) 202 auf, das zum Aufnehmen von für allgemeinen Einsatz ausgelegten Tablett KST dient, die mit getesteten und auf der Basis der Testergebnisse in Kategorien gruppierten ICs bestückt sind. Das IC-Lagergestell 201 und das Lagergestell 202 für die getesteten ICs sind derart ausgestaltet, daß sie für allgemeinen Einsatz ausgelegte Tablett KST in der Form eines Stapels aufnehmen können. Die für allgemeinen Einsatz ausgelegten Tablett KST, auf denen sich die zu testenden ICs befinden und die in der Form eines Stapels in dem IC-

Lagergestell 201 gehalten sind, werden aufeinanderfolgend von der Oberseite des Stapels zu dem Beschickungsabschnitt 300 transportiert, bei dem die zu testenden ICs von dem für allgemeinen Einsatz ausgelegten 5 Tablett KST auf ein Test-Tablett TST umgesetzt werden, das sich in dem Beschickungsabschnitt 300 in Bereitschaftsstellung befindet. Das IC-Lagergestell 201 und das Lagergestell für die getesteten ICs können jeweils identische Form, identische Gestaltung und identischen Aufbau besitzen.

Bei dem in den Fig. 9 und 10 dargestellten Beispiel sind acht Gestelle STK-1, STK-2, ..., STK-8 als Lagergestelle 202 für die getesteten ICs vorgesehen, so daß getestete ICs aufgenommen werden können, die in bis zu maximal acht Kategorien in Abhängigkeit von den 15 jeweiligen Testergebnissen aussortiert bzw. gruppiert werden können. Dies hat seinen Grund darin, daß bei manchen Anwendungen getestete ICs nicht nur in Kategorien wie "auslegungskonforme oder akzeptable Bauteile" und "nicht-auslegungskonforme oder fehlerhafte Bauteile" klassifiziert werden sollen, sondern auch noch 20 weiter fein klassifiziert werden sollen, nämlich bezüglich der "fehlerfreien" Bauteile in Klassen, die hohe, mittlere und geringe Arbeitsgeschwindigkeit angeben, und bezüglich der "fehlerhaften" Bauteile in solche feingruppiert werden sollen, bei denen entweder ein weiterer Testvorgang durchgeführt werden soll oder bezüglich anderer Parameter klassifiziert werden soll. Selbst wenn die Anzahl von klassifizierbaren Kategorien bis zu acht beträgt, ist der Entladeabschnitt 400 bei dem dargestellten 30 Beispiel dazu imstande, lediglich vier für allgemeinen Einsatz ausgelegte Tablett KST aufzunehmen. Falls unter den getesteten ICs einige ICs vorhanden sein sollten, die in eine Kategorie einsortiert werden sollten, die nicht zu denjenigen Kategorien gehört, die den in dem Entladeabschnitt 400 angeordneten, für allgemeinen Einsatz ausgelegten Tablett KST zugeordnet sind, werden daher die Arbeitsschritte vorgenommen, eines der für allgemeinen Einsatz ausgelegten Tablett KST 40 von dem Entladeabschnitt 400 zu dem IC-Lagerabschnitt 200 zurückzuführen und als Ersatz hierfür ein für allgemeinen Einsatz ausgelegtes Tablett KST, das zum Speichern der zu der neuen, zusätzlichen Kategorie gehörenden ICs gedacht ist, von dem IC-Lagerabschnitt 35 200 zu dem Entladeabschnitt 400 zu transportieren, bei dem diese ICs in dem neuen Tablett gespeichert werden.

Es wird nun auf Fig. 10 Bezug genommen. Eine Tablett-Transporteinrichtung 205 ist oberhalb des IC-Lagergestells 201 und der IC-Lagergestelle 202 für getestete ICs angeordnet und derart ausgelegt, daß sie eine Bewegung über den gesamten Ausdehnungsbereich der Lagergestelle 201 und 202 in der Richtung der Aufeinanderfolge der Gestelle (in der von rechts nach links 50 weisenden Richtung des Testgeräts) relativ zu der Basis-Platte 105 ausführen kann. Die Tablett-Transporteinrichtung 205 ist an ihrem Boden mit einer Greifeinrichtung zum Ergreifen eines für allgemeinen Einsatz ausgelegten Tablett KST versehen. Die Tablett-Transporteinrichtung 205 wird zu einer Position oberhalb des IC-Lagergestells 201 bewegt, woraufhin der Lift 204 betätigt wird, um hierdurch die für allgemeinen Einsatz ausgelegten Tablett KST, die in dem IC-Lagergestell 201 55 gestapelt sind, in einer solchen Weise anzuheben, daß das oberste der für allgemeinen Einsatz ausgelegten Tablett KST durch die Greifeinrichtung der Tablett-Transporteinrichtung 205 ergriffen und aufgenommen werden kann. Sobald das an oberster Stelle befindliche, für allgemeinen Einsatz ausgelegte Tablett KST, das mit

zu testenden ICs bestückt ist, zu der Tablett-Transporteinrichtung 205 transportiert worden ist, wird der Lift 204 in seine ursprüngliche Position abgesenkt. Die Tablett-Transporteinrichtung 205 wird dann in Horizontalrichtung zu einer vorbestimmten Position in dem Beschickungsabschnitt 300 bewegt und dort angehalten, wobei an dieser vorbestimmten Position die Greifeinrichtung der Tablett-Transporteinrichtung 205 freigegeben wird, und hierdurch das Einfallen des für allgemeinen Einsatz ausgelegten Tablett KST in einen unmittelbar darunter liegenden Tablettaufnehmer (nicht gezeigt) ermöglicht. Die Tablett-Transporteinrichtung 205, von der das für allgemeinen Einsatz ausgelegte Tablett KST abgenommen worden ist, wird aus dem Beschickungsabschnitt 300 herausbewegt. Danach wird der Lift 204 von einem Bereich unterhalb des Tablettaufnehmers, auf dem das für allgemeinen Einsatz ausgelegte Tablett KST aufgebracht ist, nach oben bewegt, um hierdurch den Tablettaufnehmer und folglich das für allgemeinen Einsatz ausgelegte, mit den zu testenden ICs bestückte Tablett KST derart anzuheben, daß das für allgemeinen Einsatz ausgelegte Tablett KST durch ein Fenster 105 hindurch, das in der Basis-Platte 105 ausgebildet ist, freigelegt ist.

Die Basis-Platte 105 ist in einem Bereich ausgebildet, der oberhalb des Entladeabschnitts 400 liegt, wobei sich dazwischen zwei weitere, gleichartige Fenster 105 befinden, durch die hindurch die leeren, für allgemeinen Einsatz ausgelegten Tablett KST freigelegt sind. Bei diesem Beispiel ist jedes der Fenster 105 groß genug, um zwei für allgemeinen Einsatz ausgelegte Tablett KST durch diese hindurch freigelegt sind. Folglich sind vier für allgemeinen Einsatz ausgelegte, leere Tablett KST durch die beiden Fenster 105 hindurch in freigelegtem Zustand gehalten. Getestete ICs werden aussortiert bzw. klassifiziert und in diesen leeren, für allgemeinen Einsatz ausgelegten Tablett KST in Abhängigkeit von den Kategorien, die den jeweiligen Tablett KST zugeordnet sind, abgelegt. Wie auch bei dem Beschickungsabschnitt 300 sind die vier leeren, für allgemeinen Einsatz ausgelegten Tablett KST auf den jeweiligen Tablettaufnehmern angeordnet, die durch die zugeordneten Lifte 204 nach oben und unten bewegt werden. Sobald ein für allgemeinen Einsatz ausgelegtes Tablett KST vollständig gefüllt worden ist, wird das Tablett durch den Lift 204 aus der Ebene des Fensters 105 gesenkt und durch die Tablett-Transporteinrichtung 205 zu der Tablett-Lagerposition gebracht, die diesem Tablett zugeordnet ist. Mit dem Bezugszeichen 206 ist in den Fig. 9 und 10 ein Tablett-Lagergestell für leere Tablett KST bezeichnet, das zum Aufnehmen von leeren, für allgemeinen Einsatz ausgelegten Tablett KST dient. Aus diesem Tablett-Lagergestell 206 für leere Tablett KST werden die leeren, für allgemeinen Einsatz ausgelegten Tablett KST durch die Tablett-Transporteinrichtung 205 und die Lifte 204 zu den jeweiligen Fenster 105 transportiert und an diesen durch die zugeordneten Lifte 204 gehalten, so daß sie zum Aufnehmen von getesteten ICs bereit sind.

Wie vorstehend beschrieben, speichert bei einem IC-Testgerät, das mit einer an ihm angebrachten Handhabungseinrichtung in Form des vorstehend erläuterten horizontalen Transportsystems versehen ist, bei dem zu testende ICs auf ein Test-Tablett gebracht und zu dem Testabschnitt (Kammerabschnitt) für die Durchführung eines Tests transportiert werden, die für den Transport in den Richtungen X und Y ausgelegte Transporteinrichtung 404 in einer Speichereinrichtung während des

Transports der getesteten ICs von einem Test-Tablett TST auf ein für allgemeinen Einsatz ausgelegtes Tablett KST in dem Entladeabschnitt 400 die Informationen, daß die getesteten ICs auf dem Test-Tablett zu den für allgemeinen Einsatz ausgelegten Tablett KST transportiert worden sind, indem sie die Adressen speichert, die den jeweiligen IC-Trägern 16 auf dem zugehörigen Test-Tablett TST zugeordnet sind, und führt den Transport der getesteten ICs auf die für allgemeinen Einsatz ausgelegten Tablett KST auf der Grundlage der gespeicherten Adressen durch, so daß kein einziger getesteter IC oder gar mehrere ICs übrigbleiben, die fehlerhaft nicht auf das Test-Tablett TST oder das Tablett KST transportiert worden sind. Jedoch kann dennoch in seltenen Fällen der Fall auftreten, daß ein oder mehrere getestete ICs auf dem Test-Tablett verbleiben, ohne von diesem abtransportiert zu werden.

Falls ein oder mehrere getestete ICs nicht umgesetzt worden ist und auf dem Test-Tablett TST in dem Entladeabschnitt 400 verblieben ist, wird das Test-Tablett TST, das noch den oder die nicht umgesetzten ICs trägt, zu dem Beschickungsabschnitt 300 transportiert, und es werden folglich ein oder mehrere zu testende ICs auf dem oder den verbliebenen getesteten ICs in der Form eines Stapels aufgebracht. In diesem Fall steht der zu testende IC, der auf der Oberseite des Stapels angeordnet ist, von der Oberfläche des Test-Tablett nach oben vor. Hierbei tritt der Nachteil auf, daß der zu testende IC, der an der Oberseite des Stapels angeordnet ist und nach oben vorsteht, dann, wenn das Test-Tablett, das mit dem Stapel oder den Stapeln aus jeweils zwei ICs bestückt ist, zu der Konstanttemperaturkammer 101 transportiert wird und anschließend das nachfolgende Test-Tablett auf dem Test-Tablett mit dem Stapel oder den Stapeln aus zwei ICs, in der Konstanttemperaturkammer 101 gestapelt wird, aus dem zugehörigen Test-Tablett aufgrund der Einführung des nachfolgenden Test-Tablett herausgedrückt wird und nach unten fällt. Es kann hierbei auch ein Unglücksfall wie etwa ein Zerbrechen des zu testenden ICs auftreten.

Falls der unerwünschte Fall auftritt, daß ein IC aus dem zugehörigen Test-Tablett TST in der Konstanttemperaturkammer 101 herausfällt und nach unten fällt, kann es sein, daß der IC auf einen Fördermechanismus oder ähnliches auffällt, der an der unteren Seite der Konstanttemperaturkammer 101 vorgesehen ist, und der IC bei diesem Mechanismus Störungen hervorruft, so daß der Transportmechanismus eventuell ausfallen und nicht mehr fördern kann. Falls der zu testende IC, der auf dem verbleibenden, bereits getesteten IC gestapelt ist, ferner getestet werden sollte und zu dem Entladeabschnitt 400 transportiert werden sollte, ohne aus dem Testtablett herauszufallen, wird der obere IC in dem Stapel auf der Basis der Testergebnisse bezüglich des unteren, verbleibenden, getesteten ICs in dem Stapel sortiert, und es tritt folglich der Nachteil auf, daß eine fehlerhafte Klassifizierung erfolgt.

Die vorstehend erwähnten Probleme treten in gleicher Weise auch bei einem IC-Testgerät auf, bei dem eine Handhabungseinrichtung in einer Ausführungsform eingesetzt wird, die gemeinsam für den Transport von ICs, die in einem quadratförmigen, röhrenartigen IC-Behälter aufgenommen sind, der im Querschnitt im wesentlichen rechteckförmige Gestalt besitzt und als "stabförmiges Magazin" bezeichnet wird, sowie zum Transport von auf einem für allgemeinen Einsatz ausgelegten Tablett aufgetragenen ICs zu einem Test-Tablett, und für den Transport des die auf ihm aufgetragenen

ICs tragenden Test-Tablets zu dem Testabschnitt für einen Test eingesetzt werden kann, wobei sich nach dem Test unterschiedliche Bearbeitungen der getesteten ICs auf der Grundlage der Daten der Testergebnisse anschließen (siehe z. B. die japanische Patentanmeldung JP-A-171911/1994).

Kurzfassung der Erfindung

Es ist daher eine erste Aufgabe der vorliegenden Erfindung ein IC-Testgerät zu schaffen, bei dem der unerwünschte Fall verhindert werden kann, daß ein oder mehrere getestete ICs auf einem Test-Tablett ohne Abtransport von diesem zurückgelassen werden.

Eine zweite Aufgabe der vorliegenden Erfindung besteht in der Schaffung eines IC-Testgeräts, das ermitteln kann, ob ein oder mehrere ICs aus dem zugehörigen, mit ICs bestückten Test-Tablett herausgefallen sind.

In Übereinstimmung mit einem ersten Gesichtspunkt der vorliegenden Erfindung wird ein IC-Testgerät bereitgestellt, das derart ausgelegt ist, daß zu testende ICs von einem für allgemeinen Einsatz ausgelegten Tablett zu einem Test-Tablett für ein Umsetzen auf dieses in einem Beschickungsabschnitt transportiert werden; und daß das Test-Tablett mit den darauf aufgebrachten ICs in einen Testabschnitt transportiert wird, bei dem die ICs einem Test unterzogen werden, wobei das Test-Tablett mit den darauf befindlichen, getesteten ICs nach dem Abschluß des Tests von dem Testabschnitt zu einem Entladeabschnitt transportiert werden, bei dem die getesteten ICs auf dem Test-Tablett von dem zugeordneten Test-Tablett zu einem für allgemeinen Einsatz ausgelegten Tablett gefördert werden, und das Test-Tablett, das von getesteten ICs entleert ist, von dem Entladeabschnitt zu dem Beschickungsabschnitt transportiert wird, bei dem neue, zu testende ICs auf das geleerte Test-Tablett für den nachfolgenden Test von ICs aufgebracht werden, wobei das IC-Testgerät einen IC-Erfassungssensor aufweist, der ermittelt, ob ein IC auf dem transportierten Test-Tablett vorhanden oder nicht vorhanden ist, und der zwischen dem Entladeabschnitt und dem Beschickungsabschnitt vorgesehen ist, so daß das Vorhandensein irgendeines ICs, der auf dem Test-Tablett zurückgeblieben ist, ermittelt werden kann.

In Übereinstimmung mit einem zweiten Gesichtspunkt der vorliegenden Erfindung wird ein IC-Testgerät bereitgestellt, das derart ausgelegt ist, daß zu testende ICs in einem Beschickungsabschnitt von einem für allgemeinen Einsatz ausgelegten Tablett zu einem Test-Tablett für ein Umsetzen auf dieses transportiert werden, und das mit dem ICs bestückte Test-Tablett in einen Testabschnitt transportiert wird, in dem die ICs einem Test unterzogen werden, wobei das Test-Tablett mit den darauf aufgebrachten, getesteten ICs nach dem Abschluß des Tests von dem Testabschnitt zu einem Entladeabschnitt transportiert werden, bei dem die getesteten ICs auf dem Test-Tablett von dem zugehörigen Test-Tablett auf ein für allgemeinen Einsatz ausgelegtes Tablett gefördert werden; und das Test-Tablett, das von getesteten ICs entleert worden ist, von dem Entladeabschnitt zu dem Beschickungsabschnitt transportiert wird, bei dem neue, zu testende ICs auf das geleerte Test-Tablett für einen anschließenden Test von ICs aufgebracht werden, wobei das IC-Testgerät einen IC-Erfassungssensor aufweist, der dazu dient, zu ermitteln, ob in dem Test-Tablett ein geleerter IC-Aufnahmeabschnitt, in dem keine ICs vorhanden sind, vorhanden oder nicht vorhanden ist, wobei der IC-Erfassungssensor

an dem Weg des Transportpfads des Test-Tablets, das von dem Testabschnitt in Richtung zu dem Entladeabschnitt transportiert wird, vorgesehen ist.

In Übereinstimmung mit einem dritten Gesichtspunkt der vorliegenden Erfindung wird ein IC-Testgerät bereitgestellt, das derart ausgelegt ist, daß zu testende ICs von einem für allgemeinen Einsatz ausgelegten Tablett zu einem Test-Tablett für ein Umsetzen auf dieses in einem Beschickungsabschnitt transportiert werden, und das Test-Tablett, das mit den ICs bestückt ist, in einen Testabschnitt transportiert wird, bei dem die ICs einem Test unterzogen werden, und daß das Test-Tablett mit den darauf befindlichen, getesteten ICs nach dem Abschluß des Tests von dem Testabschnitt zu einem Entladeabschnitt transportiert wird, bei dem die auf dem Test-Tablett befindlichen, getesteten ICs von dem zugehörigen Test-Tablett auf ein für allgemeinen Einsatz ausgelegtes Tablett umgesetzt werden, und das Test-Tablett, das von getesteten ICs entleert ist, von dem Entladeabschnitt zu dem Beschickungsabschnitt transportiert wird, bei dem neue, zu testende ICs auf das geleerte Test-Tablett für einen nachfolgenden Test von ICs aufgebracht werden, wobei das IC-Testgerät einen IC-Erfassungssensor aufweist, der dazu dient, zu erfassen, ob in dem Test-Tablett ein geleerter IC-Aufnahmeabschnitt, in dem keine ICs vorhanden sind, enthalten ist oder nicht, wobei der IC-Erfassungssensor an dem Weg des Transportpfads des Test-Tablets, das von dem Beschickungsabschnitt in Richtung zu dem Testabschnitt transportiert wird, vorgesehen ist.

In dem IC-Testgerät gemäß dem ersten Gesichtspunkt der Erfindung läßt sich selbst dann, wenn ein IC auf dem Test-Tablett, das von dem Entladeabschnitt in Richtung zu dem Beschickungsabschnitt transportiert wird, verblieben sein sollte, das Vorhandensein dieses auf dem Test-Tablett verbliebenen ICs erfassen, und es kann folglich der auf dem Test-Tablett verbliebene IC von dem Test-Tablett abgenommen werden, wenn das Test-Tablett an dem Beschickungsabschnitt angekommen ist. Als Ergebnis kann der unerwünschte Fall nicht auftreten, daß zwei ICs aufeinander gestapelt werden und der an der oberen Position befindliche IC des Stapels auf den Boden der Konstanttemperaturkammer fällt. Demgemäß kann ein IC-Testgerät geschaffen werden, das hohe Sicherheit bietet.

In dem IC-Testgerät gemäß dem zweiten Gesichtspunkt der Erfindung kann selbst dann, wenn irgendein getesteter IC aus dem Test-Tablett in dem Testabschnitt herausgefallen sollte, die Position des IC-Aufnahmeabschnitts des Test-Tablets, von dem der IC herabgefallen ist, während der Zeitdauer des Transports des Test-Tablets von dem Testabschnitt zu dem Entladeabschnitt erfaßt werden. Es ist daher möglich, in dem Entladeabschnitt einen Sortiervorgang bezüglich des IC-Aufnahmeabschnitts, in dem kein IC vorhanden ist, anzuhaken, und es läßt sich somit der vorstehend beschriebene Nachteil, daß eine fehlerhafte Klassifizierung erfolgt, vermeiden.

In dem IC-Testgerät gemäß dem dritten Gesichtspunkt der Erfindung kann selbst dann, wenn irgendein IC von dem Test-Tablett während der Zeit des Transports des Test-Tablets von dem Beschickungsabschnitt zu dem Testabschnitt herabgefallen sollte, der geleerte IC-Aufnahmeabschnitt des Test-Tablets, aus der IC herausgefallen ist, ermittelt werden, und zwar bis zur Ankunft des Test-Tablets an dem Testabschnitt. Es ist daher möglich, in dem Testabschnitt einen Testvorgang bezüglich des IC-Aufnahmeabschnitts, in dem kein IC

vorhanden ist, zu verhindern, und läßt sich folglich die Zeitdauer, die für den Testvorgang erforderlich ist, verkürzen, da keine Zeitvergeudung auftritt.

Kurze Beschreibung der Zeichnungen

Fig. 1 zeigt eine perspektivische Darstellung, in der der Aufbau des hauptsächlich Abschnitts eines Ausführungsbeispiels des Halbleiterbauelement-Testgeräts der vorliegenden Erfindung veranschaulicht ist.

Fig. 2 zeigt eine im wesentlichen im Querschnitt gesehene Ansicht des Geräts gemäß Fig. 1,

Fig. 3 zeigt eine vergrößerte perspektivische Ansicht, in der ein Abschnitt des in Fig. 1 gezeigten Halbleiterbauelement-Testgeräts dargestellt ist,

Fig. 4 zeigt ein Blockschaltbild, in dem ein Beispiel einer IC-Erfassungsschaltung für den Einsatz bei einem IC-Erfassungsverfahren dargestellt ist, das bei dem Halbleiterbauelement-Testgerät gemäß der vorliegenden Erfindung eingesetzt wird,

Fig. 5 zeigt Signalverläufe zur Erläuterung der Arbeitsweise der in Fig. 4 dargestellten IC-Erfassungsschaltung,

Fig. 6 zeigt eine Draufsicht zur Erläuterung einer weiteren Ausführungsform des IC-Erfassungsverfahrens, das bei dem Halbleiterbauelement-Testgerät gemäß der vorliegenden Erfindung eingesetzt wird,

Fig. 7 zeigt ein Blockschaltbild, in dem ein Beispiel einer IC-Erfassungsschaltung dargestellt ist, die für den Einsatz bei dem in Fig. 6 gezeigten IC-Erfassungsverfahren geeignet ist,

Fig. 8 zeigt Signalverläufe zur Erläuterung der Arbeitsweise der in Fig. 7 gezeigten IC-Erfassungsschaltung,

Fig. 9 zeigt eine Draufsicht, in der schematisch ein herkömmliches IC-Testgerät dargestellt ist, wobei der Kammerabschnitt in perspektivischer Ansicht gezeigt ist,

Fig. 10 zeigt eine perspektivische Ansicht des herkömmlichen, in Fig. 9 dargestellten IC-Testgeräts,

Fig. 11 zeigt eine auseinandergezogene, perspektivische Ansicht, die zur Erläuterung des Aufbaus eines Ausführungsbeispiels eines Test-Tablets für die Verwendung in dem IC-Testgerät dient,

Fig. 12 zeigt eine perspektivische Ansicht, die zur Erläuterung der Aufbringung von ICs auf dem Test-Tablet, das in Fig. 11 dargestellt ist, dient, und

Fig. 13 zeigt eine vergrößerte Schnittansicht, in der die elektrische Verbindung zwischen einem IC, der auf dem in Fig. 11 gezeigten Test-Tablet aufgebracht ist, und einem Testkopf veranschaulicht ist.

Beste Ausführungsform der Erfindung

Fig. 1 zeigt ein Ausführungsbeispiel des IC-Testgeräts gemäß der vorliegenden Erfindung. Dieses IC-Testgerät ist mit einer an ihm angebrachten Handhabungseinrichtung in Form des vorstehend unter Bezugnahme auf die Fig. 9 bis 12 erläuterten horizontalen Transportsystems versehen und weist einen Testabschnitt (im wesentlichen der untere Basisabschnitt in Fig. 10), der einen elektrischen Abschnitt des IC-Testgeräts bildet und zum Messen der elektrischen Eigenschaften von im Test befindlichen ICs durch Anlegen von ein vorbestimmtes Muster aufweisenden Testsignalen an die ICs dient, und einen Handhabungsabschnitt (im wesentlichen der obere mechanische Abschnitt in Fig. 10) auf. In Übereinstimmung mit dem herkömmlichen IC-Testgerät, das

vorstehend beschrieben ist, weist der Handhabungsabschnitt einen Kammerabschnitt, der zum Testen von ICs dient, die auf einem Test-Tablet gefördert werden, einen IC-Speicherabschnitt bzw. IC-Lagerabschnitt zum Speichern von zu testenden ICs und von bereits getesteten und sortierten ICs, einen Beschickungsabschnitt, in dem zu testende ICs, die ein Benutzer bereits zuvor auf für allgemeinen Einsatz ausgelegte Tablette aufgebracht hat, zu einem Test-Tablet, das hohen und/oder niedrigen Temperaturen widerstehen kann, gebracht und auf dieses umgesetzt werden, und einen Entladeabschnitt auf, in dem die getesteten ICs, die auf dem Test-Tablet aus dem Kammerabschnitt heraustransportiert wurden, nachdem sie in dem Kammerabschnitt einem Test unterzogen wurden, von dem Test-Tablet zu den für allgemeinen Einsatz ausgelegten Tablette gebracht werden, um auf die letztgenannten Tablette umgesetzt zu werden. Der Kammerabschnitt weist eine Konstanttemperaturkammer zum Ausüben einer Temperaturbelastung, die entweder durch eine auslegungsgemäß hohe oder auslegungsgemäß niedrige Temperatur hervorgerufen wird, bezüglich der zu testenden und auf einem Test-Tablet aufgebrachten ICs, eine Testkammer zur Durchführung von elektrischen Tests bezüglich der ICs, die unter der Temperaturbelastung stehen, die in der Konstanttemperaturkammer hervorgerufen wurde, wobei die ICs zum Testen in elektrischen Kontakt mit einem Testkopf des Testabschnitts gebracht werden, und eine Kammer zur Beseitigung der Temperaturbelastung auf, die zum Beseitigen der in der Konstanttemperaturkammer hervorgerufenen Temperaturbeanspruchung in den ICs, die den Tests in der Testkammer unterzogen worden sind, dient.

Fig. 1 zeigt eine Darstellung zur Erläuterung des Aufbaus eines wesentlichen Abschnitts bei diesem Ausführungsbeispiel, bei dem ein Test-Tablet TST₁, das an einem Entladeabschnitt 400 des Handhabungsabschnitts angehalten ist, ein Test-Tablet TST₂, das an einem Beschickungsabschnitt 300 angehalten ist, und ein IC-Erfassungssensor 500 gezeigt sind, der zwischen dem Entladeabschnitt 400 und dem Beschickungsabschnitt 300 vorgesehen ist. Dieser IC-Erfassungsabschnitt 500 dient dazu, zu ermitteln, ob ein IC auf jedem bzw. einen der IC-Träger 16 (siehe Fig. 11), die an dem Test-Tablet TST angebracht sind, zurückgelassen worden ist oder nicht.

Bei diesem Ausführungsbeispiel ist ein Fall gezeigt, bei dem eine Mehrzahl von IC-Erfassungssensoren 500 des mit Lichtdurchleitung bzw. Lichtschranken arbeitenden Typs, die jeweils eine Lichtquelle 501 und einen Fotodetektor 502 enthalten, zwischen dem Entladeabschnitt 400 und dem Beschickungsabschnitt 300 derart angeordnet sind, daß die Lichtquelle 501 und der Fotodetektor 502 jedes Sensors 500 einander bezüglich einer Ebene gegenüberliegen, durch die bzw. entlang derer ein Test-Tablet TST transportiert wird, das zwischen die Lichtquellen und Fotodetektoren eingebracht wird. Die Lichtquelle 501 und der Fotodetektor 502 jedes Sensors 500 sind in derjenigen Richtung miteinander ausgerichtet, die rechtwinklig zu der Richtung der Bewegung des Test-Tablets TST verläuft, so daß hierdurch erfaßbar ist, ob ein IC auf dem Test-Tablet TST, das durch die bzw. entlang der Ebene verläuft, zurückgeblieben ist oder nicht.

Der IC-Erfassungssensor 500 ist entsprechend der Anzahl von Zeilen (der Anzahl von in Querrichtung verlaufenden Reihen entlang der Richtung der Bewegung des Test-Tablets) der IC-Träger 16 vorgesehen,

die an dem Test-Tablett TST angebracht sind. Wenn die Anzahl der Träger 16, die an dem Test-Tablett TST angebracht sind und die in derjenigen Richtung ausgerichtet bzw. angeordnet sind, die rechtwinklig zu der Richtung der Bewegung des Test-Tabletts TST verläuft (in der Richtung einer in Längsrichtung verlaufenden Zeile) gemäß der Darstellung gleich 4 ist (die Anzahl von Zeilen beträgt vier), können vier IC-Erfassungssensoren 500 mit einem gegenseitigen Abstand angeordnet werden, der dem Abstand entspricht, der zwischen den vier IC-Trägern 16 vorhanden ist, die in der Richtung der in Längsrichtung verlaufenden Reihe ausgerichtet sind. Bei dem dargestellten Ausführungsbeispiel sind die Lichtquellen 501 oberhalb der Ebene vorgesehen, entlang derer das Test-Tablett transportiert wird, während die Fotodetektoren 502 unterhalb der Ebene, entlang derer das Test-Tablett transportiert wird, vorgesehen sind. Die Lichtquellen 501 und die Fotodetektoren 502 können selbstverständlich auch in der umgekehrten Weise angeordnet sein.

Eine Apertur bzw. Öffnung (Durchgangsloch) 16A ist in einer Basis-Platte jedes IC-Trägers 16 ausgebildet, wie es in den Fig. 2 und 3 gezeigt ist. Der Fotodetektor 502 erfaßt Licht, das durch die Öffnung 16A hindurchgeht. Da in der Basis-Platte jedes IC-Trägers 16 eine Öffnung vorhanden ist, durch die von der Lichtquelle 501 ausgesandtes Licht hindurchtritt (eine Öffnung, über die Stifte eines ICs, der auf dem IC-Träger 16 angebracht ist, freigelegt sind, oder dergleichen), muß durch den Fotodetektor 502 lediglich bzw. ausschließlich das Licht erfaßt werden, das durch die Öffnung 16A hindurchtritt. Aus diesem Grund ist, wie in Fig. 3 in vergrößerter Darstellung gezeigt ist, dieses Ausführungsbeispiel derart ausgelegt, daß Zeitgabe- bzw. Taktmarkierungen 503 in vorbestimmten Intervallen bzw. Abständen, bezogen auf die Bewegungsrichtung des Test-Tabletts TST, an einer derjenigen Seiten des rechteckförmigen Rahmens 12 des Test-Tabletts TST fest angebracht sind, die parallel zu der Richtung der Bewegung des Test-Tabletts TST verlaufen, und daß ein Zeitgabe-Erfassungssensor 504 Licht erfaßt, das von jeder der Zeitgabe-Markierungen 503 reflektiert wird.

Die Zeitgabe-Markierungen 503 weisen bei dem dargestellten Ausführungsbeispiel reflektierende Markierungen 503A und nicht-reflektierende, zwischen den reflektierenden Markierungen 503A vorhandene Markierungen 503B auf, wobei die reflektierenden Markierungen 503A an solchen Positionen an der einen Seite des rechteckförmigen Rahmens 12 angebracht sind, die den Positionen der Öffnungen 16A in den Basis-Platten eines Satzes aus den IC-Trägern 16 entsprechen, die in der Bewegungsrichtung des Test-Tabletts angeordnet sind. Bei diesem Ausführungsbeispiel ist der rechteckförmige Rahmen 12 jedes Test-Tabletts aus einem nicht-reflektierenden Material hergestellt, so daß Abschnitte des rechteckförmigen Rahmens 12, an dem keine reflektierende Markierungen 503A angebracht sind, kein Licht reflektieren. Folglich ist es bei diesem Ausführungsbeispiel nicht notwendig, separate nicht-reflektierende Markierungen 503B an derjenigen Seite des rechteckförmigen Rahmens 12 des Test-Tabletts anzubringen, die parallel zu der Richtung der Bewegung des Test-Tabletts verläuft. Falls der rechteckförmige Rahmen 12 jedes Test-Tabletts aus einem reflektierenden Material hergestellt ist, können nichtreflektierende Markierungen 503B an derjenigen Seite des rechteckförmigen Rahmens 12 des Test-Tabletts angebracht werden, die parallel zu der Richtung der Bewegung des Test-Ta-

bletts verläuft.

Jede der reflektierenden Markierungen 503A weist in der Bewegungsrichtung eine Größe oder Länge auf, die derart ausgewählt ist, daß sie gleich groß wie oder geringfügig größer als der Durchmesser der entsprechenden Öffnung 16A in den Basis-Platten eines Satzes aus den IC-Trägern 16 ist, die in der Richtung der Bewegung des Test-Tabletts angeordnet sind. Demgemäß ist der Zeitgabe-Erfassungssensor 504 oberhalb der Ebene, entlang der das Test-Tablett bewegt wird, angeordnet, und erfaßt das Licht, das von dem Zeitgabe-Erfassungssensor 504 ausgesandt wird und an einer der reflektierenden Markierungen 503A reflektiert wird. Bei dem vorstehend beschriebenen Aufbau läßt sich lediglich bzw. ausschließlich das Licht detektieren, das durch die Öffnung 16A hindurchtritt, so daß das Vorhandensein eines ICs auf dem Test-Tablett in Abhängigkeit davon erfaßt wird, ob der IC-Erfassungssensor 500 Licht erfaßt oder nicht erfaßt, während der Zeitgabe-Erfassungssensor 504 Licht erfaßt, das von einer der reflektierenden Markierungen 503A reflektiert wird, so daß die Erfassung eines ICs auf dem Test-Tablett mit derjenigen Zeitgabe erfolgt, mit der der Zeitgabe-Erfassungssensor 504 Licht erfaßt, das von einer der reflektierenden Markierungen 503A reflektiert wird.

Bei dem vorstehend erläuterten Ausführungsbeispiel ist der Fall geschildert, daß erfaßt wird, ob ein IC auf einem Test-Tablett verblieben ist, das von dem Entladeabschnitt 400 zu dem Beschickungsabschnitt 300 transportiert wird. Es ist jedoch auch eine alternative Ausgestaltung möglich, bei der die IC-Erfassungssensoren 500 zum Beispiel in der Mitte bzw. entlang des Pfads angeordnet sind, der von dem Beschickungsabschnitt 300 zu dem Testkopf 104 führt, und/oder halbwegs bzw. an dem Pfad angeordnet sind, der von dem Testkopf 104 zu dem Entladeabschnitt 400 führt. Bei einer solchen Ausgestaltung ist es möglich, eine leere IC-Tasche in einem Test-Tablett zu erfassen, die daher rührt, daß ein IC aus dem Test-Tablett herausgefallen ist, während das Test-Tablett von dem Beschickungsabschnitt 300 zu dem Testkopf 104 transportiert wird. Weiterhin ist es möglich, eine leere IC-Tasche in dem Test-Tablett zu erfassen, die daher rührt, daß ein IC von dem Test-Tablett während des Tests an dem Testkopf 104 herabgefallen ist.

Es ist möglich, die Zuverlässigkeit des IC-Testgeräts dadurch zu verbessern, daß die IC-Erfassungssensoren 500 an einer beliebigen oder allen vorstehend erwähnten Positionen angeordnet werden. Wenn jedoch die IC-Erfassungssensoren 500 sowohl an Positionen zwischen dem Entladeabschnitt 400 und dem Beschickungsabschnitt 300 als auch zwischen dem Testkopf 104 und dem Entladeabschnitt 400 angeordnet sind, oder an Positionen sowohl zwischen dem Entladeabschnitt 400 und dem Beschickungsabschnitt 300 als auch zwischen dem Beschickungsabschnitt 300 und dem Testkopf 104 positioniert sind, läßt sich die Zuverlässigkeit des IC-Testgeräts noch weiter verbessern. Es erübrigt sich, festzustellen, daß die Zuverlässigkeit des IC-Testgeräts am besten erhöht werden kann, wenn die IC-Erfassungssensoren 500 an allen vorstehend genannten Positionen vorgesehen sind.

Weiterhin kann die Beziehung zwischen der Anordnung der reflektierenden Markierungen 503 und der Anordnung der nicht-reflektierenden Markierungen 503B auch umgekehrt sein, bezogen auf den Zustand, wie er in Fig. 3 gezeigt ist, so daß lediglich das Licht, das durch die Öffnung 16A hindurchtritt, erfaßt werden

kann, wodurch das Vorhandensein eines ICs auf dem Test-Tablett in Abhängigkeit davon, ob der IC-Erfassungssensor 500 Licht erfaßt oder nicht erfaßt, zu denjenigen Zeitpunkten detektiert wird, an denen der Zeitgabe-Erfassungssensor 504 keinerlei reflektiertes Licht erfaßt.

Anstelle eines IC-Erfassungssensors des mit Lichtdurchleitung bzw. Lichtschranke arbeitenden Typs kann auch ein Annäherungsschalter zur Erfassung eines Metalls (eines Metalls in einem IC) oder eine Kamera, die eine Mustererkennungsfunktion aufweist, oder dergleichen, als IC-Erfassungssensor 500 verwendet werden.

Die vorliegende Erfindung kann auch bei einem IC-Testgerät eingesetzt werden, bei dem eine Handhabungseinrichtung für Magazine/Tablets verwendet wird, die gemeinsam für den Transport von in einem "stangenförmigen Magazin" untergebrachten ICs und von auf einem für allgemeinen Einsatz ausgelegten Tablett aufgetragenen ICs zu einem Test-Tablett benutzt werden kann. In einem stangenförmigen bzw. stabförmigen Magazin untergebrachte ICs rutschen aufgrund ihres Eigengewichts aufeinanderfolgend nach unten, das heißt es werden die ICs aus dem Magazin aufgrund der durch das Eigengewicht der ICs hervorgerufenen, ein Herabfallen jedes ICs bewirkenden Naturkraft ausgegeben, wobei das stabförmige Magazin in einem gegenüber der horizontalen Ausrichtung geneigten Zustand gehalten wird. Wenn somit wie bei dem vorstehend erläuterten Ausführungsbeispiel eine Station, an der aus dem Magazin ausgegebene ICs auf ein Test-Tablett übertragen werden, als ein Beschickungsabschnitt definiert wird, ist es möglich, die Zuverlässigkeit des IC-Testgeräts, das mit einer solchen, an ihm angebrachten Handhabungseinrichtung für Magazine/Tablets versehen ist, dadurch zu verbessern, daß die IC-Erfassungssensoren 500 an einer beliebigen der nachfolgenden Positionen oder an zwei von diesen Positionen vorgesehen werden, nämlich an einer Position entlang des Verlaufs des Transportpfads des Test-Tablets zwischen dem Entladeabschnitt 400 und diesem Beschickungsabschnitt, an einer Position entlang des Verlaufs des Transportpfads des Test-Tablets zwischen diesem Beschickungsabschnitt und dem Testkopf 104, und/oder an einer Position entlang des Verlaufs des Transportpfads des Test-Tablets zwischen dem Testkopf 104 und dem Entladeabschnitt 400. Es erübrigt sich, festzustellen, daß die Zuverlässigkeit des IC-Testgeräts im stärksten Maße verbessert werden kann, wenn die IC-Erfassungssensoren 500 an allen vorstehend genannten Positionen angeordnet sind.

Fig. 4 zeigt ein Beispiel der Anordnung oder des Aufbaus des IC-Erfassungssensors 500 und der zugeordneten Schaltung, die ermittelt, ob ein IC vorhanden ist oder nicht. Wie in Fig. 1 gezeigt ist, sind bei diesem Ausführungsbeispiel vier IC-Erfassungssensoren 500 vorgesehen. Diese vier IC-Erfassungssensoren sind in Fig. 4 mit 500A bis 500D bezeichnet. Die nachfolgende Beschreibung erfolgt unter der Annahme, daß die IC-Erfassungssensoren 500A bis 500D ein logisches Signal mit dem niedrigen Pegel L (Signal mit niedrigem logischen Pegel) abgeben, wenn Licht durch die entsprechende Öffnung hindurchfällt (wenn der Fotodetektor 501 Licht von der Lichtquelle 501 empfängt), und daß der Zeitgabe-Erfassungssensor 504, der die Position eines auf einem Test-Tablett vorhandenen ICs erfaßt, ein Signal mit dem niedrigen logischen Pegel L abgibt, wenn er reflektiertes Licht empfängt.

Wie in Fig. 5 gezeigt ist, gibt der Zeitgabe-Erfas-

sungssensor 504 ein logisches Signal mit hohem Pegel H ab (Signal mit hohem logischen Pegel), wenn er die an dem rechteckförmigen Rahmen 12 angebrachte reflektierende Markierung 503A nicht erfaßt; während er ein Signal mit dem logischen Pegel L abgibt, wenn er die reflektierende Markierung 503A ermittelt. Als Ergebnis gibt der Sensor 504 logische Signale 51-1, 51-2, ... mit niedrigem logischen Pegel L (Fig. 5A) jedesmal dann ab, wenn der die reflektierende Markierung 503A erfaßt. 51-1 bezeichnet ein Signal, das von dem Sensor 504 beim Ermitteln der ersten reflektierenden Markierung abgegeben wird, während 51-2 ein Signal bezeichnet, das von dem Sensor 504 beim Erfassen der zweiten reflektierenden Markierung abgegeben wird. Jeder der IC-Erfassungssensoren 500A bis 500D empfängt Licht, das durch die Öffnung 16A hindurchtritt, die in dem IC-Träger 16 an einer Position ausgebildet ist, die ungefähr der mittleren Position der reflektierenden Markierung 503A entspricht, und gibt hierbei ein Signal 52-1, 52-2, ... (Fig. 5B) ab, das auf den niedrigen logischen Pegel L abfällt und während des Vorhandenseins der Öffnung 16A auf dem niedrigen logischen Pegel L verbleibt. Bei dem in Fig. 5B dargestellten Signalverlauf bezeichnet 52-1 ein Signal niedrigen logischen Pegels, das folglich das Signal darstellt, das von dem IC-Erfassungssensor detektiert wird, wenn kein IC vorhanden ist. 52-2 ist ein Signal mit hohem logischen Pegel H und stellt folglich das Signal dar, das durch den IC-Erfassungssensor detektiert wird, wenn ein IC vorhanden ist. Ferner stellen, wie aus den Fig. 2 und 3 ersichtlich ist, logische Signale N1, N2, N3, N4 und N5, die niedrigen Pegel L besitzen und sich von den detektierten Signalen 52-1 und 52-2 unterscheiden, die detektierten Signale des IC-Erfassungssensors dar, die durch Licht erzeugt werden, das jeweils durch in dem IC-Träger 16 gebildete Schlitze 16B bzw. durch einen zwischen zwei benachbarten IC-Trägern 16 gebildeten Spalt 16C hindurchtritt.

Die detektierten Signale 51-1, 51-2, ... des Zeitgabe-Erfassungssensors 504 werden an eine Unterbrechungs- bzw. Interruptsignal-Erzeugungsschaltung 505 angelegt, die Unterbrechungs- bzw. Interruptsignale INT-1 und INT-2 (Fig. 5C) zu Zeitpunkten erzeugt, die jeweils dem Abfallen bzw. Anstieg jedes der detektierten Signale 51-1, 51-2, ... entsprechen. Diese Interruptsignale INT-1 und INT-2 werden an eine Steuereinrichtung 507 angelegt, die einen Interruptvorgang aufgrund des Interruptsignals INT-1 beginnt, das zum Zeitpunkt des Abfallens des detektierten Signals erzeugt wird, und den Interruptvorgang aufgrund des Interruptsignals INT-2 beendet, das zum Zeitpunkt des Anstiegs des detektierten Signals erzeugt wird.

Die Steuereinrichtung 507 kann zum Beispiel durch einen Mikrocomputer gebildet sein. Der Mikrocomputer weist in bekannter Weise eine zentrale Verarbeitungseinheit bzw. Zentraleinheit 507A, die allgemein als CPU bezeichnet wird, einen ROM (Festwertspeicher) 507B, in dem Programme oder dergleichen gespeichert sind, einen RAM (Direktzugriffsspeicher) 507C zum zeitweiligen Speichern von in der Steuereinrichtung gelassenen Daten oder dergleichen, einen Eingangsanschluß 507D, einen Ausgangsanschluß 507E, einen Interrupteingangsanschluß 507F usw. auf. Die Interruptsignale INT-1 und INT-2 werden in der zentralen Verarbeitungseinheit 507A über den Interrupteingangsanschluß 507F gelesen, wodurch die zentrale Verarbeitungseinheit 507A dazu veranlaßt wird, einen Interruptvorgang auszuführen. Die zentrale Verarbeitung-

einheit 507A gibt ein in Fig. 5D gezeigtes Löschesignal CLR über den Ausgangsanschluß 507E jedesmal dann ab, wenn sie einen Interruptvorgang beginnt. Das Löschesignal CLR wird an Zwischenspeicherschaltungen 503A bis 503D angelegt, die jeweils die detektierten Signale der vier IC-Erfassungssensoren 500A bis 500D zwischenspeichern, um hierdurch den Zustand bzw. Inhalt der Zwischenspeicherschaltungen 503A bis 503D zu löschen (zurückzusetzen). Die von den Zwischenspeicherschaltungen 503A bis 503D abgegebenen Ausgangssignale werden durch das Löschen der Zwischenspeicherschaltungen auf hohen logischen Pegel H invertiert, wie es in Fig. 5E dargestellt ist. In die Zwischenspeicherschaltung 503A werden die Signale 52-1, 52-2, die aufgrund der durch den IC-Erfassungssensor 500A erfaßten Öffnung 16A erzeugt werden, und die Signale N1, N2, N3, N4 und N5 eingespeist, die aufgrund der Schlitze 16B usw. erzeugt werden. In gleicher Weise wie bei der Zwischenspeicherschaltung 503A werden in die anderen Zwischenspeicherschaltungen 503B bis 503D jeweils die Signale, die aufgrund der durch die IC-Erfassungssensoren 500B bis 500D erfaßten Öffnungen 16A erzeugt werden, und die Signale eingespeist, die aufgrund der Schlitze 16B usw. erzeugt werden.

Die von den Zwischenspeicherschaltungen 503A bis 503D abgegebenen Ausgangssignale ändern sich von hohem logischen Pegel H auf niedrigen logischen Pegel L, wenn die von den entsprechenden IC-Erfassungssensoren 500A bis 500D detektierten Signale auf den niedrigen logischen Pegel L abfallen und sich die Zwischenspeicherschaltungen 503A bis 503D in einem Zustand befinden, bei dem sie den hohen logischen Pegel H zwischengespeichert haben. Wenn daher der Zeitgabe-Erfassungssensor 504 die reflektierende Markierung 503A erfaßt und die Ausgangssignale der IC-Erfassungssensoren 500A bis 500D auf den logischen Pegel L unmittelbar nach dem Löschen aller Zwischenspeicherschaltungen 503A bis 503D zum Beginn des Interruptvorgangs abfallen, invertiert jede der Zwischenspeicherschaltungen 503A bis 503D ihr zwischengespeichertes Ausgangssignal auf den niedrigen logischen Pegel L. Der in Fig. 5E gezeigte Zeitpunkt T1 zeigt diesen Vorgang an.

Wenn die reflektierende Markierung 503A durch diejenige Position hindurchläuft, an der der Zeitgabe-Erfassungssensor 504 angeordnet ist, endet der Interruptvorgang. Zu diesem Zeitpunkt erzeugt die zentrale Verarbeitungseinheit 507A ein Lesebefehlssignal RED, das in Fig. 5F gezeigt ist, um hierdurch die zwischengespeicherten Ausgangssignale der Zwischenspeicherschaltungen 503A bis 503D über den Eingangsanschluß 507D in dem Direktzugriffsspeicher 507C zu speichern. Falls die eingelesenen Ergebnisse den logischen Pegel L aufweisen, läßt sich hieraus erkennen, daß in dem IC-Träger 16 kein IC vorhanden ist. Falls auf der anderen Seite ein IC in dem IC-Träger 16 vorhanden ist, wird das zwischengespeicherte Ausgangssignal der Zwischenspeicherschaltung 503A bei hohem logischen Pegel H bei und nach dem Zeitpunkt T2 gehalten, wie es in Fig. 5E gezeigt ist, so daß die Steuereinrichtung 507 bei dem dargestellten Beispiel den hohen logischen Pegel H in den Direktzugriffsspeicher 507C bezüglich der Zwischenspeicherschaltung 503A zum Beispiel nach dem Zeitpunkt T2 einliest. Aufgrund des in dem Direktzugriffsspeicher 507C eingelesenen hohen logischen Pegels H erkennt die zentrale Verarbeitungseinheit 507A das Vorhandensein eines ICs und zeigt zum Beispiel auf einer Anzeige 508 einen Hinweis an, daß ein IC vorhanden ist. Die Anzeige 508 ist derart ausgelegt, daß sie die

Ausgangssignale der Zwischenspeicherschaltungen 503A bis 503D getrennt anzeigen kann. Darüberhinaus kann die Anzeige 508 die Position eines IC-Trägers 16 auf dem Test-Tablett TST genau angeben, indem die Anzahl der reflektierenden Markierungen 503A gezählt wird.

Wie vorstehend erläutert, erfassen die IC-Erfassungssensoren 500A bis 500D Licht, das jeweils durch andere Stellen in dem IC-Träger 16 als bei der in dem IC-Träger 16 ausgebildeten Öffnung 16A hindurchtritt. Zusätzlich zu der Öffnung 16A sind nämlich in jedem IC-Träger 16 die Schlitze 16B vorhanden und es existiert weiterhin der Spalt 16C zwischen jeweils zwei benachbarten IC-Trägern 16. Falls demzufolge durch diese Schlitze 16B und den Spalt 16C Störsignale N1, N2, N3, N4 und N5 hervorgerufen werden, wie es in Fig. 5B gezeigt ist, ist ersichtlich, daß die Störsignale N1 und N5 bei einem Zustand erzeugt werden, bei dem die Zwischenspeicherschaltung 503A den hohen logischen Pegel H bei der in Fig. 5 dargestellten Wellenform zwischenspeichert. In einem solchen Fall würde der zwischengespeicherte Inhalt der Zwischenspeicherschaltung 503A durch die Störsignale N1 und N5 auf niedrigen logischen Pegel L umgeschrieben werden. Die fehlerhaften Daten in der Zwischenspeicherschaltung 503A würden jedoch beseitigt werden, da alle jeweiligen Zwischenspeicherschaltungen durch ein Löschesignal CLR gelöscht werden, das erzeugt wird, wenn die nächste reflektierende Markierung 503A an den IC-Erfassungssensoren ankommt. Selbst falls die Störsignale N1 bis N5 erzeugt werden sollte, liest die Steuereinrichtung 507 diese fehlerhaften Daten nicht ein.

Bei dem vorstehend erläuterten Ausführungsbeispiel ist die Arbeitsweise der Steuereinrichtung 507 unter der Annahme beschrieben, daß der Zustand, bei dem die Zwischenspeicherschaltungen 503A bis 503D jeweils niedrige logische Pegel L zwischenspeichern, der normale Zustand ist. Dieser logische Zustand kann auf einen Fall angewendet werden, bei dem erfaßt wird, ob ein IC auf einem Test-Tablett vorhanden ist oder nicht, das von dem Entladeabschnitt 400 zu dem Beschickungsabschnitt 300 transportiert wird und an dem IC-Träger 16 montiert sind, die eigentlich von ICs geleert sein sollten. Auf der anderen Seite ist es auch möglich, die Steuereinrichtung 507 eine solche Bestimmung vornehmen zu lassen, daß der Zustand, bei dem die Zwischenspeicherschaltungen 503A bis 503D jeweils einen hohen logischen Pegel H zwischenspeichern, der normale Zustand ist. Dieser logische Zustand kann in einem Fall angewendet werden, bei dem erfaßt wird, ob ein IC während der Zeitspanne nach dem Aufbringen von ICs auf das Test-Tablett in dem Beschickungsabschnitt 300 bis zu der Ausgabe des Test-Tabletts zu dem Entladeabschnitt 400, aus einem Test-Tablett herausgefallen ist oder nicht. Die unter Bezugnahme auf Fig. 4 beschriebene IC-Erfassungsmethode läßt sich daher sowohl bei der Ermittlung des Vorhandenseins eines ICs als auch bei der Ermittlung des Fehlens eines ICs einsetzen.

Weiterhin ist das vorstehend beschriebene Ausführungsbeispiel anhand eines Beispiels diskutiert, bei dem die Zeitgabe-Markierung 503, die aus den reflektierenden Markierungen 503A und den nicht reflektierenden Markierungen 503B zusammengesetzt ist, als eine Zeitgabe-Markierung zur Erfassung der Position eines IC-Trägers 16 auf dem Test-Tablett (der Position der in einem IC-Träger 16 ausgebildeten Öffnung 16A) eingesetzt wird. Anstelle der reflektierenden Markierungen 503A und der nicht reflektierenden Markierungen 503B

ist es auch möglich, Schlitze (Durchgangslöcher oder Öffnungen) einzusetzen, die in dem rechteckförmigen Rahmen 12 in vorbestimmten Abständen relativ zu der Richtung der Bewegung des Test-Tabletts ausgebildet sind, und aufgrund der Schlitze die Positionen der Öffnungen 16A zu erkennen, die in einem Satz von IC-Trägern 16 ausgebildet sind, die in der Richtung der Bewegung des Test-Tabletts angeordnet sind. In einem solchen Fall kann der Zeitgabe-Erfassungssensor derart ausgestaltet sein, daß er die Positionen der Schlitze dadurch ermittelt, daß er Licht erfaßt, das durch die Schlitze hindurchgeht, oder daß er kein reflektiertes Licht von jedem Schlitz in einem Fall erhält, bei dem das Test-Tablett derart ausgestaltet ist, daß Licht von seinen Abschnitten mit Ausnahme der Schlitze reflektiert wird.

Fig. 6 zeigt eine weitere Ausführungsform des Verfahrens zur Erfassung von Zeitgabe-Markierungen. Bei dieser Ausführungsform ist der Fall dargestellt, daß anstelle der reflektierenden Markierungen 503A die Löcher 22, die in jedem IC-Träger 16 ausgebildet sind, als Zeitgabe-Markierung eingesetzt werden. Die Löcher 22 sind in jedem IC-Träger 16 für die Einführung von Positionierungsstiften in diesen vorgesehen. Die Löcher 22 werden im folgenden als "Positionierungslöcher" bezeichnet. Jedes Positionierungsloch 22 ist im wesentlichen an den gleichen Positionen wie die Öffnungen 16A ausgebildet, bezogen auf die Richtung der Bewegung des Test-Tabletts, wie es aus Fig. 3 ersichtlich ist. Es ist daher möglich, die Positionen der in den IC-Trägern 16 ausgebildeten Öffnungen 16A unter Verwendung der Positionierungslöcher 22 zu erkennen, ohne daß Schlitze (Öffnungen) in dem rechteckförmigen Rahmen 12 in vorbestimmten Abständen relativ zu der Richtung der Bewegung des Test-Tabletts ausgebildet werden.

Das in Fig. 6 gezeigte Ausführungsbeispiel betrifft einen Fall, bei dem als Zeitgabe-Markierung die Positionierungslöcher 22 eingesetzt werden, die in der rechtwinklig zu der Richtung der Bewegung des Test-Tabletts verlaufenden Richtung angeordnet und an den außenseitigen Positionen auf den beiden Seiten der in der Längsrichtung (Bewegungsrichtung) des Test-Tabletts verlaufenden Mittellinie angeordnet sind. Da bei diesem Ausführungsbeispiel vier Zeilen bzw. Reihen von IC-Trägern 16 an dem Test-Tablett angebracht sind (hierbei ist auf die Anzahl von IC-Träger-Anordnungen Bezug genommen, die parallel zu der Richtung der Bewegung des Test-Tabletts ausgerichtet sind), werden von den Positionierungslöchern 22 der IC-Träger 16 diejenigen außenseitigen Positionierungslöcher 22, die in den beiden äußeren IC-Träger-Anordnungen, das heißt in der ersten und der vierten IC-Träger-Anordnung, vorhanden sind, als Zeitgabe-Markierung eingesetzt. Zeitgabe-Erfassungssensoren 504A und 504B sind zum Erfassen dieser außenseitigen Positionierungslöcher 22 an einer Position an der Oberseite oder an der Unterseite des Test-Tabletts bzw. oberhalb oder unterhalb desselben vorgesehen. Die Zeitgabe-Sensoren 504A und 504B erfassen die Positionen der Positionierungslöcher 22, indem sie Licht detektieren, das durch jedes der Positionierungslöcher 22 hindurchtritt. Die IC-Erfassungssensoren 500A bis 500D, die die Öffnungen 16A von jeder der parallel zu der Richtung der Bewegung des Test-Tabletts angeordneten IC-Träger-Anordnungen erfassen, können in der gleichen Weise wie bei dem vorstehend beschriebenen Ausführungsbeispiel angeordnet sein.

Fig. 7 zeigt die Ausgestaltung einer IC-Erfassungsschaltung, die in diesem Fall eingesetzt wird. Der Schal-

tungsaufbau zur Erfassung der Öffnungen 16A aller vier IC-Träger-Anordnungen ist in Fig. 7 dargestellt, wobei der sich auf eine jeweilige IC-Träger-Anordnung beziehende Schaltungsaufbau jeweils derselbe wie der Aufbau der anderen Schaltungen ist. Es werden daher im folgenden der Schaltungsaufbau, der mit der ersten IC-Träger-Anordnung zusammenhängt, und dessen Arbeitsweise beschrieben.

Die Erfassungsschaltung zur Erfassung der Öffnungen 16A der IC-Träger in der ersten IC-Träger-Anordnung weist Zeitgabe-Erfassungssensoren 504A und 504B, ein NOR-Glied (Nicht-ODER-Glied) NOR zum Herausgreifen oder Weiterleiten der von den Zeitgabe-Erfassungssensoren 504A und 504B abgegebenen, erfaßten Signale, ein UND-Glied AND zum Herausgreifen bzw. Aufnehmen des von dem IC-Erfassungssensor 500A abgegebenen, detektierten Signals, ein erstes Flipflop FF1 zum Speichern der Information, in Form eines Signals mit niedrigem logischem Pegel L, daß der IC-Erfassungssensor 500A durch die Öffnung 16A hindurchgetretenes Licht in einem Zustand erfaßt hat, bei dem die Zeitgabe-Erfassungssensoren 504A und 504B die Positionierungslöcher 22 detektiert haben, sowie zum Speichern der Information, in Form eines Signals mit hohem logischen Pegel H, daß ein IC in einem Zustand bzw. zu einem Zeitpunkt vorhanden ist (der IC-Erfassungssensor 500A hat kein durch die Öffnung 16A hindurchgetretenes Licht erfaßt), zu dem die Zeitgabe-Erfassungssensoren 504A und 504B die Positionierungslöcher 22 detektiert haben, sowie zum Abgeben des gespeicherten Inhalts, sowie ein zweites Flipflop FF2 auf, das dazu dient, dann, wenn das erste Flipflop FF1 ein Signal mit hohem logischen Pegel H aufgrund der Erfassung des Vorhandenseins eines ICs abgegeben hat, dieses Signal mit hohem logischen Pegel H aufzunehmen und solange beizubehalten, bis das Test-Tablett vorbeigelaufen ist.

Das NOR-Glied NOR gibt ein Zeitgabesignal QA ab, das jedesmal dann auf den hohen logischen Pegel H wechselt, wenn beide Zeitgabe-Erfassungssensoren 504A und 504B die Positionierungslöcher 22 erkennen, wie es in Fig. 8A gezeigt ist. Da dieses Zeitgabesignal QA an den Takteingang CK des ersten Flipflops FF1 angelegt wird, liest das erste Flipflop FF1 das an seinen Datenanschluß D angelegte Signal mit hohem logischem Pegel H zu einem Zeitpunkt ein, zu dem das Zeitgabesignal QA ansteigt.

Falls kein IC in dem IC-Träger 16 vorhanden ist, gibt der IC-Erfassungssensor 500A ein in Fig. 8B gezeigtes Signal QB ab, das aufgrund der Erfassung von durch die Öffnung 16A hindurchtretendem Licht mittels dieses Sensors 500A auf niedrigen logischen Pegel L abfällt und diesen niedrigen logischen Pegel L so lange beibehält, bis die Öffnung 16A vorbeigelaufen ist. Da dieses Signal QB an den Löschananschluß CL des ersten Flipflops FF1 angelegt wird, wird das erste Flipflop FF1 zum Zeitpunkt des Abfallens des Zeitgabesignals QB gelöscht (rückgesetzt) und speichert in sich den niedrigen logischen Pegel L für dessen Abgabe. Das Ausgangssignal Q1 des ersten Flipflops FF1 ist in Fig. 8C dargestellt. Das Ausgangssignal Q1 steigt zu einem Zeitpunkt T1, bei dem das Zeitgabesignal QA ansteigt, auf hohen logischen Pegel H an und kehrt zu einem Zeitpunkt T2, zu dem das Signal QB abfällt, auf niedrigen logischen Pegel L zurück.

Zum Zeitpunkt des Abfalls des Zeitgabesignals QA liest das zweite Flipflop FF2 den logischen Zustand des Ausgangssignals des ersten Flipflops FF1. Falls sich das

Ausgangssignal des ersten Flipflops FF1 in diesem Fall beim logischen Pegel L befindet, behält das zweite Flipflop FF2 den Zustand des logischen Pegels L dauerhaft bei.

Der in Fig. 8 dargestellte Signalverlauf gibt an, daß ein IC in dem zweiten IC-Träger 16 in der ersten IC-Träger-Anordnung vorhanden ist. Während der Zeitdauer, während der das zweite Zeitgabesignal QA auf den hohen logischen Pegel H ansteigt, gibt das UND-Glied weiterhin ein Signal mit hohem logischen Pegel H ab. Als Folge hiervon liest das zweite Flipflop FF2 das von dem ersten Flipflop FF1 abgegebene Signal mit hohem logischen Pegel H zu dem Zeitpunkt T3 des Abfallens des zweiten Zeitgabesignals QA ein (Fig. 8E).

Da das Ausgangssignal des zweiten Flipflops FF2 über ein ODER-Glied OR1 an den Datenanschluß D des zweiten Flipflops FF2 zurückgeleitet wird, gibt das zweite Flipflop FF2, sobald es einen hohen logischen Pegel H eingelesen hat, kontinuierlich ein Signal mit hohem logischem Pegel H bis zu einem Zeitpunkt T4 ab, zu dem ein in Fig. 8D gezeigtes Rücksetzsignal RET auf niedrigen logischen Pegel L abfällt, unabhängig davon, ob sich das Ausgangssignal des ersten Flipflops FF1 ändert.

Ein in Fig. 8E gezeigtes Ausgangssignal OUT wird an einem Ausgangsanschluß 70 abgegeben, indem die Ausgangssignale jedes zweiten Flipflops FF2, die einen Bestandteil der IC-Erfassungsschaltung bilden, an ein ODER-Glied OR2 angelegt werden, das eine ODER-Verknüpfung durchführt, und das Ergebnis dieser ODER-Verknüpfung an dem Ausgangsanschluß 70 abgegeben wird. Hierbei ist jedes zweite Flipflop in Übereinstimmung mit einer jeweiligen IC-Träger-Anordnung vorgesehen.

Wenn an dem Ausgangsanschluß 70 ein Signal mit hohem logischem Pegel H abgegeben wird, wird hierdurch signalisiert, daß ein IC auf dem Test-Tablett TST zurückgeblieben ist. Wenn daher zum Beispiel das Ausgangssignal OUT am Ausgangsanschluß 70 an eine Steuereinrichtung (nicht gezeigt) eingangsseitig angelegt wird, ist es möglich, die Steuereinrichtung zur Ausführung einer Steuerung wie etwa der Abgabe eines Alarms durch die Steuereinrichtung zu veranlassen, oder den Betrieb der Handhabungseinrichtung anzuhalten, oder eine andere Maßnahme vorzunehmen.

Bei dem in Fig. 7 gezeigten Ausführungsbeispiel ist eine Auslegung gezeigt, bei der das Ausführungsbeispiel zur Erfassung eines ICs eingesetzt wird, der auf einem Test-Tablett TST zurückgeblieben ist, das eigentlich von ICs geleert sein sollte. Falls der Schaltungsaufbau derart ausgestaltet ist, daß das erste Flipflop FF1 ein Signal hohen logischen Pegels H speichert, wenn kein IC in dem IC-Träger 16 vorhanden ist, und ein Signal mit niedrigem logischem Pegel L speichert, wenn ein IC in dem IC-Träger 16 vorhanden ist, und daß ein in dem ersten Flipflop FF1 gespeichertes Signal mit hohem logischem Pegel H in dem zweiten Flipflop FF2 zum Zeitpunkt des Abfallens des Zeitgabesignals QA gespeichert wird, läßt sich das Verfahren für den Fall der Erfassung des Sachverhalts einsetzen, daß ein IC, der in dem Beschickungsabschnitt 300 auf das Test-Tablett TST aufgebracht worden ist, von dem Test-Tablett während des Zeitintervalls bis zu der Ausgabe des Test-Tabletts an den Entladeabschnitt 400 herabgefallen ist.

Es erübrigt sich ferner, festzustellen, daß die vorliegende Erfindung auch bei einem IC-Testgerät mit einer mit ihm verbundenen Handhabungseinrichtung für Magazine/Tabletts mit einer solchen Ausgestaltung einge-

setzt werden kann, daß sowohl ICs, die in einem als "stabförmiges Magazin" bezeichneten IC-Behälter aufgenommen sind, als auch auf einem für allgemeinen Einsatz ausgelegten Tablett aufgebrauchte ICs auf ein Test-Tablett transportiert werden können und das mit den darauf aufgebrauchten ICs bestückte Test-Tablett zu dem Testabschnitt für einen Testvorgang transportiert wird, wonach sich verschiedenartige Bearbeitungen der getesteten ICs auf der Grundlage der Daten der Testergebnisse anschließen. Auch in diesem Fall lassen sich die gleichen Funktionen und Effekte erzielen. Wenn eine Handhabungseinrichtung dieser Ausführungsform eingesetzt wird, rutschen ICs, die in einem stabförmigen bzw. stangenförmigen Magazin aufgenommen sind, aufgrund ihres Eigengewichts aufeinanderfolgend nach unten, so daß die ICs aus dem Magazin aufgrund der durch ihr Eigengewicht hervorgerufenen, das Herabfallen jedes ICs bewirkenden Naturkraft ausgegeben werden, wobei das stangenförmige Magazin, bezogen auf den horizontalen Zustand, in einem geneigten Zustand gehalten wird. Hierbei ist eine Station, an der aus dem Magazin ausgegebene ICs auf ein Test-Tablett transportiert werden, als ein Beschickungsabschnitt definiert.

Wie vorstehend erläutert, ist bei der vorliegenden Erfindung das Merkmal zusätzlich vorgesehen, daß erfaßt wird, ob ein IC auf einem Test-Tablett TST verblieben ist, das eigentlich von getesteten ICs entleert sein sollte. Es ist daher möglich, in dem Beschickungsabschnitt 300 (einschließlich der Station, bei der aus dem stangenförmigen Magazin ausgegebene ICs auf ein Test-Tablett umgesetzt werden) einen fehlerhaften Vorgang, bei dem ein IC auf dem verbliebenen IC in der Form eines Stapels aufgebracht wird, zu verhindern. Als Folge hiervon kann ein unerwünschter Vorgang, daß zum Beispiel ein IC aus dem Test-Tablett in der Konstanttemperaturkammer 101 herausfällt und hierbei die Gefahr mit sich bringt, daß eine darunter befindliche Transporteinrichtung beschädigt werden kann, verhindert werden. Ferner läßt sich eine fehlerhafte Klassifizierung, bei der der obere IC in dem Stapel, der ohne ein Herausfallen aus dem Test-Tablett transportiert wird, getestet wird und zu dem Entladeabschnitt 400 ausgegeben wird, bei dem der obere IC auf der Basis der Testergebnisse bezüglich des unteren ICs in dem Stapel sortiert wird, verhindern.

Darüberhinaus kann bei der vorliegenden Erfindung das Herausfallen eines ICs erfaßt werden, selbst wenn ein IC von dem Test-Tablett während des Tests in dem Testabschnitt oder während der Zeitdauer des Transports des Test-Tabletts von dem Testabschnitt zu dem Entladeabschnitt 400 herausfällt. Folglich läßt sich ein fehlerhafter Betrieb dahingehend, daß ein IC bezüglich einer IC-Tasche an dem Test-Tablett, in der keinerlei IC vorhanden ist, virtuell in Abhängigkeit von den Testergebnissen klassifiziert wird, die in der Speichereinrichtung gespeichert sind, verhindern. Somit kann ein Sortiervorgang im Hinblick auf eine IC-Tasche auf dem Test-Tablett, in der kein IC vorhanden ist, verhindert werden, und es kann die Zeitspanne, die zur Durchführung des gesamten Klassifizierungsvorgangs erforderlich ist, verringert werden.

Ferner kann bei der vorliegenden Erfindung ein leere IC-Tasche erfaßt werden, wenn eine solche leere IC-Tasche in einem Test-Tablett TST, das zu dem Testabschnitt transportiert wird, vorhanden sein sollte, was seinen Grund darin haben kann, daß ein IC von dem Test-Tablett während des Transports des Test-Tabletts von dem Beschickungsabschnitt 300 zu dem Testabschnitt herausgefallen ist, oder daß das Test-Tablett zu

dem Testabschnitt mit einer IC-Tasche transportiert wird, die keinen IC enthält, wenn in dem Beschickungsabschnitt 300 kein zu testender IC auf das Test-Tablett aufgebracht werden konnte. Daher läßt sich der Test bezüglich der leeren IC-Tasche verhindern. Als Ergebnis wird kein vergeblicher Test durchgeführt, so daß die Testdauer verringert werden kann und ein mit hoher Zuverlässigkeit arbeitendes IC-Testgerät bereitgestellt werden kann.

Da weiterhin gemäß der vorliegenden Erfindung die Ausgestaltung derart getroffen ist, daß das Vorhandensein oder Fehlen eines ICs in dem IC-Träger anhand einer Zeitgabemarkierung erfaßt wird, läßt sich das Vorhandensein bzw. Fehlen eines ICs auf dem Test-Tablett zuverlässig ermitteln.

Auch wenn die vorliegende Erfindung gemäß der vorstehenden Beschreibung bei ihrem Einsatz bei einem IC-Testgerät beschrieben ist, das zum Testen von ICs als Halbleiterbauelemente dient, versteht es sich, daß die vorliegende Erfindung auch bei Testgeräten einsetzbar ist, die zum Testen von anderen Halbleiterbauelementen als ICs dienen, wobei sich die gleichen Effekte erzielen lassen, wie sie vorstehend erläutert sind.

Patentansprüche

1. Halbleiterbauelement-Testgerät mit einem Testabschnitt und einem Handhabungsabschnitt, bei dem zu testende Halbleiterbauelemente in einem Beschickungsabschnitt des Handhabungsabschnitts zu einem Test-Tablett, das an dem Beschickungsabschnitt des Handhabungsabschnitts angehalten ist, transportiert und auf dieses umgesetzt werden, das Test-Tablett für den Test der Halbleiterbauelemente von dem Beschickungsabschnitt in einen Testbereich des Handhabungsabschnitts transportiert wird, das Test-Tablett mit den auf ihm aufgetragenen, getesteten Halbleiterbauelementen nach dem Abschluß des Tests von dem Testbereich zu einem Entladeabschnitt des Handhabungsabschnitts transportiert wird, wo die getesteten, auf dem Test-Tablett befindlichen Halbleiterbauelemente von dem Test-Tablett auf ein für allgemeinen Einsatz ausgelegtes Tablett gebracht werden, und das Test-Tablett, das von getesteten Halbleiterbauelementen entleert ist, von dem Entladeabschnitt zu dem Beschickungsabschnitt transportiert wird, wobei der vorstehend angegebene Betriebsablauf wiederholt wird, wobei das Halbleiterbauelement-Testgerät dadurch gekennzeichnet ist, daß an dem Verlauf des Transportpfads des Test-Tabletts zwischen dem Entladeabschnitt und dem Beschickungsabschnitt ein Halbleiterbauelement-Erfassungssensor vorgesehen ist, der dazu dient, zu überwachen, ob ein Halbleiterbauelement auf dem Test-Tablett vorhanden ist oder nicht, und daß das Vorhandensein eines Halbleiterbauelements, das auf dem Test-Tablett, das von dem Entladeabschnitt zu dem Beschickungsabschnitt transportiert wird, zurückgeblieben ist, durch den Halbleiterbauelement-Erfassungssensor erfaßbar ist.
2. Halbleiterbauelement-Testgerät mit einem Testabschnitt und einem Handhabungsabschnitt, bei dem zu testende Halbleiterbauelemente in einem Beschickungsabschnitt des Handhabungsabschnitts zu einem Test-Tablett, das an dem Beschickungsabschnitt des Handhabungsabschnitts angehalten ist, transportiert und auf dieses aufgebracht werden,

das Test-Tablett von dem Beschickungsabschnitt in einen Testbereich des Handhabungsabschnitts für den Test der Halbleiterbauelemente transportiert wird, das Test-Tablett nach dem Abschluß des Tests mit den auf ihm aufgetragenen, getesteten Halbleiterbauelementen von dem Testbereich zu einem Entladeabschnitt des Handhabungsabschnitts transportiert wird, wo die auf dem Test-Tablett befindlichen, getesteten Halbleiterbauelemente von dem Test-Tablett auf ein für allgemeinen Einsatz ausgelegtes Tablett gebracht werden, und das Test-Tablett, das bezüglich der getesteten Halbleiterbauelemente geleert ist, von dem Entladeabschnitt zu dem Beschickungsabschnitt transportiert wird und der vorstehend angegebene Ablauf wiederholt wird, wobei das Halbleiterbauelement-Testgerät dadurch gekennzeichnet ist, daß an dem Verlauf des Transportpfads des Test-Tabletts zwischen dem Testbereich und dem Entladeabschnitt ein Halbleiterbauelement-Erfassungssensor vorgesehen ist, der dazu dient, zu überwachen, ob auf dem Test-Tablett ein Halbleiterbauelement vorhanden ist oder nicht, und daß das Vorhandensein eines beliebigen leeren, kein Halbleiterbauelement in sich enthaltenden Halbleiterbauelement-Aufnahmeabschnitts in dem Test-Tablett, das von dem Testbereich zu dem Entladeabschnitt transportiert wird, durch den Halbleiterbauelement-Erfassungssensor erfaßbar ist.

3. Halbleiterbauelement-Testgerät mit einem Testabschnitt und einem Handhabungsabschnitt, bei dem zu testende Halbleiterbauelemente in einem Beschickungsabschnitt des Handhabungsabschnitts zu einem Test-Tablett, das an dem Beschickungsabschnitt des Handhabungsabschnitts angehalten ist, transportiert und auf letzteres aufgebracht werden, das Test-Tablett von dem Beschickungsabschnitt in einen Testbereich des Handhabungsabschnitts für einen Test der Halbleiterbauelemente transportiert wird, das Test-Tablett nach dem Abschluß des Tests mit den auf ihm aufgetragenen, getesteten Halbleiterbauelementen von dem Testbereich zu einem Entladeabschnitt des Handhabungsabschnitts transportiert wird, wo die auf dem Test-Tablett vorhandenen, getesteten Halbleiterbauelemente von dem Test-Tablett auf ein für allgemeinen Einsatz ausgelegtes Tablett gebracht werden, und das Test-Tablett, das hinsichtlich der getesteten Halbleiterbauelemente geleert ist, von dem Entladeabschnitt zu dem Beschickungsabschnitt transportiert wird sowie der vorstehend angegebene Ablauf wiederholt wird, wobei das Halbleiterbauelement-Testgerät dadurch gekennzeichnet ist, daß an dem Verlauf des Transportpfads des Test-Tabletts zwischen dem Beschickungsabschnitt und dem Testbereich ein Halbleiterbauelement-Erfassungssensor vorgesehen ist, der dazu dient, zu erfassen, ob auf dem Test-Tablett ein Halbleiterbauelement vorhanden ist oder nicht, und daß das Vorhandensein eines beliebigen, leeren, kein Halbleiterbauelement in sich enthaltenden Halbleiterbauelement-Aufnahmeabschnitts in dem Test-Tablett, das von dem Beschickungsabschnitt zu dem Testbereich transportiert wird, durch den Halbleiterbauelement-Erfassungssensor erfaßbar ist.

4. Halbleiterbauelement-Testgeräte nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet,

daß der Handhabungsabschnitt eine Handhabungseinrichtung für Magazine und Tablett mit einer solchen Ausgestaltung ist, die sowohl für den Transport von Halbleiterbauelementen, die in einem als "stangenförmiges Magazin" bezeichneten Halbleiterbauelement-Behälter aufgenommen sind, als auch für den Transport von Halbleiterbauelementen, die auf einem für allgemeinen Einsatz ausgelegten Tablett aufgebracht sind, zu einem Test-Tablett sowie zum Transportieren des mit den darauf aufgetragenen Halbleiterbauelementen bestückten Test-Tablets zu dem Testbereich für einen Testvorgang, sowie zum nachfolgenden Durchführen von verschiedenartigen Behandlungen der getesteten Halbleiterbauelemente auf der Grundlage der Daten der Testergebnisse in dem Entladeabschnitt eingesetzt werden kann, und daß der Beschickungsabschnitt eine Station ist, bei der von dem Magazin ausgegebene Halbleiterbauelemente auf ein Test-Tablett übertragen werden.

5. Halbleiterbauelement-Testgerät nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß der Handhabungsabschnitt eine als "horizontales Transportsystem" bezeichnete Handhabungseinrichtung ist, bei der auf einem für allgemeinen Einsatz ausgelegten Tablett vorhandene Halbleiterbauelemente in dem Beschickungsabschnitt auf ein Test-Tablett transportiert werden, und das mit den darauf aufgetragenen Halbleiterbauelementen bestückte Test-Tablett zu dem Testbereich für den Testvorgang transportiert wird, wonach sich verschiedenartige Behandlungen der getesteten Halbleiterbauelemente auf der Grundlage der Daten der Testergebnisse in dem Entladeabschnitt anschließen.

6. Halbleiterbauelement-Testgerät nach Anspruch 1, bei dem an dem Verlauf des Transportpfads des Test-Tablets zwischen dem Testbereich und dem Entladeabschnitt ein weiterer Halbleiterbauelement-Erfassungssensor vorgesehen ist, der dazu dient, zu überwachen, ob ein Halbleiterbauelement auf dem Test-Tablett vorhanden ist oder nicht.

7. Halbleiterbauelement-Testgerät nach Anspruch 1, bei dem an dem Verlauf des Transportpfads des Test-Tablets zwischen dem Beschickungsabschnitt und dem Testbereich ein weiterer Halbleiterbauelement-Erfassungssensor vorgesehen ist, der dazu dient, zu überwachen, ob auf dem Test-Tablett ein Halbleiterbauelement vorhanden ist oder nicht.

8. Halbleiterbauelement-Testgerät nach Anspruch 1, bei dem an dem Verlauf des Transportpfads des Test-Tablets zwischen dem Testbereich und dem Entladeabschnitt ein weiterer Halbleiterbauelement-Erfassungssensor vorgesehen ist, der dazu dient, zu überwachen, ob ein Halbleiterbauelement auf dem Test-Tablett vorhanden ist oder nicht, und bei dem an dem Verlauf des Transportpfads des Test-Tablets zwischen dem Beschickungsabschnitt und dem Testbereich noch ein weiterer Halbleiterbauelement-Erfassungssensor vorgesehen ist, der dazu dient, zu überwachen, ob ein Halbleiterbauelement auf dem Test-Tablett vorhanden ist oder nicht.

9. Halbleiterbauelement-Testgerät nach einem der Ansprüche 1 bis 3 oder 6 bis 8, bei dem die Anzahl der Halbleiterbauelement-Erfassungssensoren gleich groß ist wie diejenige derjenigen Halbleiterbauelement-Aufnahmeabschnitte auf dem Test-Ta-

blett, die in einer Richtung angeordnet sind, die rechtwinklig zu der Richtung der Bewegung des Test-Tablets verläuft, und bei dem jeder Sensor ein optischer Sensor für die Erfassung von durchgelassenem Licht ist.

10. Halbleiterbauelement-Testgerät nach einem der Ansprüche 1 bis 3 oder 6 bis 8, bei dem die Anzahl von Halbleiterbauelement-Erfassungssensoren gleich groß ist wie diejenige derjenigen Halbleiterbauelement-Aufnahmeabschnitte an dem Test-Tablett, die in einer Richtung angeordnet sind, die rechtwinklig zu der Richtung der Bewegung des Test-Tablets verläuft, und bei dem weiterhin eine Zeitgabe-Markierung, die an einem Rahmen des Test-Tablets in vorbestimmten Abständen relativ zu der Richtung der Bewegung des Test-Tablets vorgesehen ist, und ein Zeitgabe-Erfassungssensor zum Erfassen der Zeitgabe-Markierung vorhanden sind.

11. Halbleiterbauelement-Testgerät nach einem der Ansprüche 1 bis 3 oder 6 bis 8, bei dem die Anzahl von Halbleiterbauelement-Erfassungssensoren gleich groß ist wie die Anzahl von Halbleiterbauelement-Aufnahmeabschnitten auf dem Test-Tablett, die in einer rechtwinklig zu der Richtung der Bewegung des Test-Tablets verlaufenden Richtung angeordnet sind, und bei dem jeder Sensor ein Näherungsschalter zum Erfassen eines metallischen Abschnitts in jedem Halbleiterbauelement ist.

12. Halbleiterbauelement-Testgerät nach einem der Ansprüche 1 bis 3 oder 6 bis 8, bei dem die Anzahl von Halbleiterbauelement-Erfassungssensoren gleich groß ist wie die Anzahl von Halbleiterbauelement-Aufnahmeabschnitten auf dem Test-Tablett, die in einer rechtwinklig zu der Richtung der Bewegung des Test-Tablets verlaufenden Richtung angeordnet sind, und bei der jeder Sensor eine Kamera ist, die eine Mustererkennungsfunktion aufweist.

13. Halbleiterbauelement-Testgerät nach einem der Ansprüche 1 bis 3 oder 6 bis 8, bei dem ein Zeitgabe-Erfassungssensor in Form eines mit reflektiertem Licht arbeitenden optischen Sensors zum Erfassen von reflektiertem Licht vorgesehen ist, bei dem eine an dem Rahmen des Test-Tablets vorgesehene Zeitgabe-Markierung eine reflektierende Markierung ist, die Licht reflektiert, und bei dem der Zeitgabe-Erfassungssensor Licht detektiert, das von der an dem Rahmen vorgesehenen reflektierenden Markierung reflektiert wird, und das Vorhandensein eines Halbleiterbauelements auf dem Test-Tablett anhand eines von dem Halbleiterbauelement-Erfassungssensor abgegebenen Detektionssignal synchron mit der Erfassung von reflektiertem Licht ermittelt wird.

14. Halbleiterbauelement-Testgerät nach einem der Ansprüche 1 bis 3 oder 6 bis 8, bei dem ein Zeitgabe-Erfassungssensor in Form eines reflektiertes Licht erfassenden optischen Sensors zum Erfassen von reflektiertem Licht vorgesehen ist, bei dem eine an dem Rahmen des Test-Tablets vorgesehene Zeitgabe-Markierung eine kein Licht reflektierende, nicht-reflektierende Markierung ist, und bei dem der Rahmen des Test-Tablets aus einem Licht reflektierenden Material hergestellt ist, wobei der Zeitgabe-Erfassungssensor die an dem Rahmen vorhandene, nicht reflektierende Markie-

runge ermittelt und das Vorhandensein eines Halbleiterbauelements auf dem Test-Tablett anhand eines von dem Halbleiterbauelement-Erfassungssensors abgegebenen Erfassungssignals synchron mit der Erfassung der nicht-reflektierenden Markierung ermittelt wird.

15. Halbleiterbauelement-Testgerät nach einem der Ansprüche 1 bis 3 oder 6 bis 8, bei dem ein Zeitgabe-Erfassungssensor in der Form eines durchgelassenen Licht erfassenden optischen Sensors zum Erfassen von durchgelassenem Licht vorgesehen ist, bei dem eine an dem Rahmen des Test-Tabletts vorgesehene Zeitgabe-Markierung ein Schlitz ist, durch den Licht hindurchtritt, und bei dem der Zeitgabe-Erfassungssensor Licht, das durch den in dem Rahmen vorgesehenen Schlitz hindurchtritt, ermittelt und das Vorhandensein eines Halbleiterbauelements auf dem Test-Tablett auf der Grundlage eines von dem Halbleiterbauelement-Erfassungssensor abgegebenen Erfassungssignals synchron mit der Erfassung des durchgelassenen Lichts ermittelt wird.

16. Halbleiterbauelement-Testgerät nach einem der Ansprüche 1 bis 3 oder 6 bis 8, bei dem ein Zeitgabe-Erfassungssensor in der Form eines durchgelassenen Licht erfassenden optischen Sensors zum Erfassen von durchgelassenem Licht vorgesehen ist, und bei dem eine an dem Rahmen des Test-Tabletts vorgesehene Zeitgabe-Markierung ein Positionierstift-Einführungslöch ist, das in jedem der an dem Test-Tablett angebrachten Halbleiterbauelement-Aufnahmeabschnitten ausgebildet ist und durch das Licht hindurchtritt, wobei der Zeitgabe-Erfassungssensor Licht ermittelt, das durch das Positionierstift-Einführungslöch hindurchtritt, und das Vorhandensein eines Halbleiterbauelements auf dem Test-Tablett anhand eines von dem Halbleiterbauelement-Erfassungssensor abgegebenen Erfassungssignals synchron mit der Erfassung des durchgelassenen Lichts ermittelt wird.

17. Halbleiterbauelement-Testgerät nach Anspruch 13 oder 14, bei dem die reflektierende oder nicht-reflektierende Markierung an derjenigen Seite des Rahmens des Test-Tabletts vorgesehen ist, die parallel zu der Richtung der Bewegung des Test-Tabletts verläuft, und bei dem die reflektierende oder nicht-reflektierende Markierung an solchen Positionen an der einen Seite vorgesehen ist, die den mittleren Abschnitten der jeweiligen Halbleiterbauelement-Aufnahmeabschnitten in dem Test-Tablett entsprechen, die in der Richtung der Bewegung des Test-Tabletts aufgereiht sind.

18. Halbleiterbauelement-Testgerät nach Anspruch 9, bei dem jeder Halbleiterbauelement-Erfassungssensor eine Lichtquelle und einen Fotodetektor aufweist, wobei die Lichtquelle an einer Seite der Ebene, entlang derer das Test-Tablett bewegt wird, angeordnet ist und der Fotodetektor an der anderen Seite der Ebene positioniert ist, bei dem ein Durchgangsloch in dem Bodenabschnitt jedes an dem Test-Tablett angebrachten Halbleiterbauelement-Aufnahmeabschnitts ungefähr in deren mittleren Bereichen ausgebildet ist, und bei dem das Vorhandensein eines Halbleiterbauelements auf dem Test-Tablett dadurch ermittelt wird, daß durch den Fotodetektor detektiert wird, ob von der Lichtquelle ausgesandtes Licht durch das Durchgangs-

loch hindurchtritt oder nicht.

19. Halbleiterbauelement-Testgerät nach Anspruch 10, bei dem eine Schaltung zur Erfassung des Vorhandenseins oder Fehlens eines Halbleiterbauelements an jedem an dem Test-Tablett angebrachten Halbleiterbauelement-Aufnahmeabschnitt umfaßt: einen Zeitgabe-Erfassungssensor zum Erfassen einer Zeitgabe-Markierung, die an einem Rahmen des Test-Tabletts in vorbestimmten Abständen relativ zu der Richtung der Bewegung des Test-Tabletts vorgesehen ist, eine Interruptsignal-Erzeugungsschaltung zum Erzeugen eines Interruptsignals als Reaktion auf ein bestimmtes logisches Pegel aufweisendes logisches Signal, das von dem Zeitgabe-Erfassungssensor bei jeder Erfassung der Zeitgabe-Markierung durch den Sensor abgegeben wird, eine Mehrzahl von Zwischenspeicherschaltungen zum jeweiligen Zwischenspeichern von Erfassungssignalen einer entsprechenden Anzahl der Halbleiterbauelement-Erfassungssensoren, und eine Steuereinrichtung, die eine zentrale Verarbeitungseinheit, einen Festwertspeicher, in dem Programme und ähnliches gespeichert sind, einen Direktzugriffsspeicher zum zeitweiligen Speichern von Daten oder dergleichen, die in der Steuereinrichtung gelesen bzw. gebildet sind, einen Eingangsanschluß, an den das Ausgangssignal jeder Zwischenspeicherschaltung angelegt wird, einen Interrupteingangsanschluß, an den das von der Interruptsignal-Erzeugungsschaltung erzeugte Interruptsignal angelegt wird, und einen Ausgangsanschluß umfaßt.

20. Halbleiterbauelement-Testgerät nach Anspruch 10, bei dem eine Schaltung zur Ermittlung, ob ein Halbleiterbauelement an einem der an dem Test-Tablett angebrachten Halbleiterbauelement-Aufnahmeabschnitte vorhanden ist, umfaßt: einen Zeitgabe-Erfassungssensor zum Erfassen einer Zeitgabe-Markierung, die an einem Rahmen des Test-Tabletts in vorbestimmten Intervallen relativ zu der Richtung der Bewegung des Test-Tabletts vorgesehen ist, ein UND-Glied zum Herausgreifen bzw. Verknüpfen von Erfassungssignalen einer Mehrzahl von Halbleiterbauelement-Erfassungssensoren, ein erstes Flipflop zum Speichern eines bestimmten logischen Pegel besitzenden logischen Signals, wenn der entsprechende Halbleiterbauelement-Erfassungssensor Licht, das durch das Durchgangsloch des Halbleiterbauelement-Aufnahmeabschnitts hindurchgetreten ist, unter der Bedingung erfaßt, daß der Zeitgabe-Erfassungssensor die Zeitgabe-Markierung erfaßt hat, und zum Ausgeben des gespeicherten Inhalts, sowie zum Speichern eines des anderen logischen Pegel besitzenden logischen Signals, wenn der Halbleiterbauelement-Erfassungssensor kein durch das Durchgangsloch hindurchgetretenes Licht bei dem Zustand, daß der Zeitgabe-Erfassungssensor die Zeitgabe-Markierung erfaßt hat, ermittelt, und zum Ausgeben des gespeicherten Inhalts, und ein zweites Flipflop, das zum Übernehmen des logischen Signals dann, wenn das erste Flipflop das logische Signal mit dem anderen logischen Pegel aufgrund der Erfassung des Vorhandenseins eines Halbleiterbauelements abgibt, und zum Beibehalten des logischen Signals mit dem anderen logi-

schen Pegel, bis das Test-Tablett vorbeibewegt ist, angelegt ist.

21. Halbleiterbauelement-Erfassungsverfahren, das in einem Halbleiterbauelement-Testgerät eingesetzt wird, das einen Testabschnitt und einen Handhabungsabschnitt enthält, wobei zu testende Halbleiterbauelemente in einem Beschickungsabschnitt auf ein Test-Tablett, das an dem Beschickungsabschnitt des Handhabungsabschnitts angehalten wird, übertragen und auf dieses umgesetzt werden, wobei das Test-Tablett von dem Beschickungsabschnitt zum Testen der Halbleiterbauelemente in einen Testbereich des Handhabungsabschnitts transportiert wird und das Test-Tablett mit den auf ihm aufgebrachten, getesteten Halbleiterbauelementen nach dem Abschluß des Tests von dem Testbereich zu einem Entladeabschnitt des Handhabungsabschnitts transportiert wird, in dem die getesteten, auf dem Test-Tablett befindlichen Halbleiterbauelemente von dem Test-Tablett auf ein für allgemeinen Einsatz ausgelegtes Tablett transportiert werden, und das von getesteten Halbleiterbauelementen geleerte Test-Tablett von dem Entladeabschnitt zu dem Beschickungsabschnitt transportiert wird, wobei der vorstehend angegebene Ablauf wiederholt durchgeführt wird, mit den Schritten:

Erfassen von Licht, das durch ein Durchgangsloch hindurchtritt, das in dem Bodenabschnitt von jeweiligen, an einem Test-Tablett angebrachten Halbleiterbauelement-Aufnahmeabschnitten ausgebildet ist, während der Zeitdauer des Transports des Test-Tabletts,

Erfassen einer Zeitgabe-Markierung, die an einem Rahmen des Test-Tabletts mit vorbestimmten Abständen relativ zu der Richtung der Bewegung des Test-Tabletts vorgesehen ist, und

Ermitteln, daß kein Halbleiterbauelement in einem Halbleiterbauelement-Aufnahmeabschnitt vorhanden ist, wenn während des Zeitintervalls, während dessen die Zeitgabe-Markierung erfaßt wird, Licht ermittelt wird, das durch ein in dem Halbleiterbauelement-Aufnahmeabschnitt des Test-Tabletts ausgebildetes Durchgangsloch hindurchgeht, sowie zum Ermitteln, daß ein Halbleiterbauelement in einem Halbleiterbauelement-Aufnahmeabschnitt vorhanden ist, wenn während des Zeitintervalls, während dessen die Zeitgabe-Markierung erfaßt wird, ermittelt wird, daß kein Licht durch das in dem Halbleiterbauelement-Aufnahmeabschnitt des Test-Tabletts ausgebildete Durchgangsloch hindurchtritt.

Hierzu 12 Seite(n) Zeichnungen

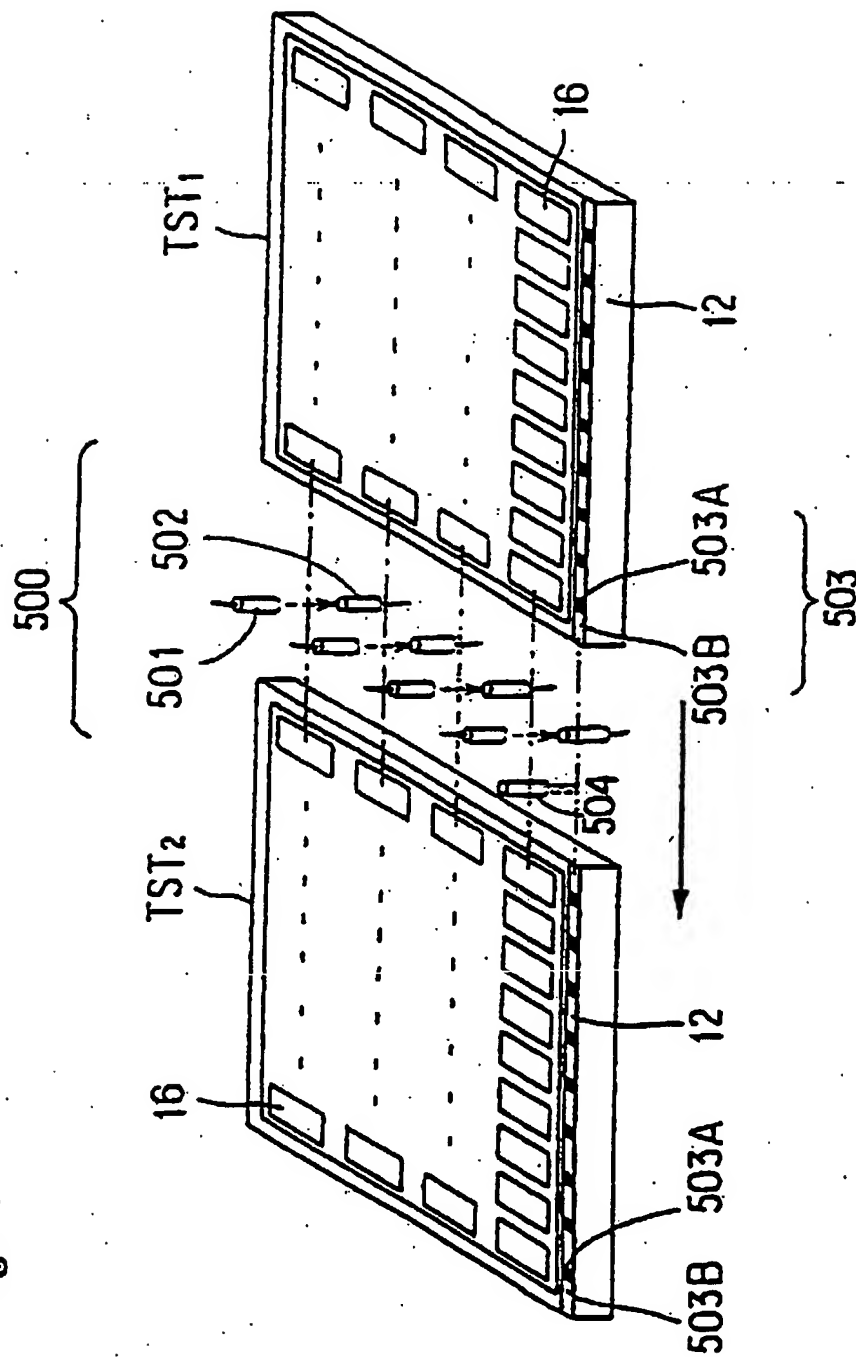
55

60

65

- Leerseite -

Fig. 1



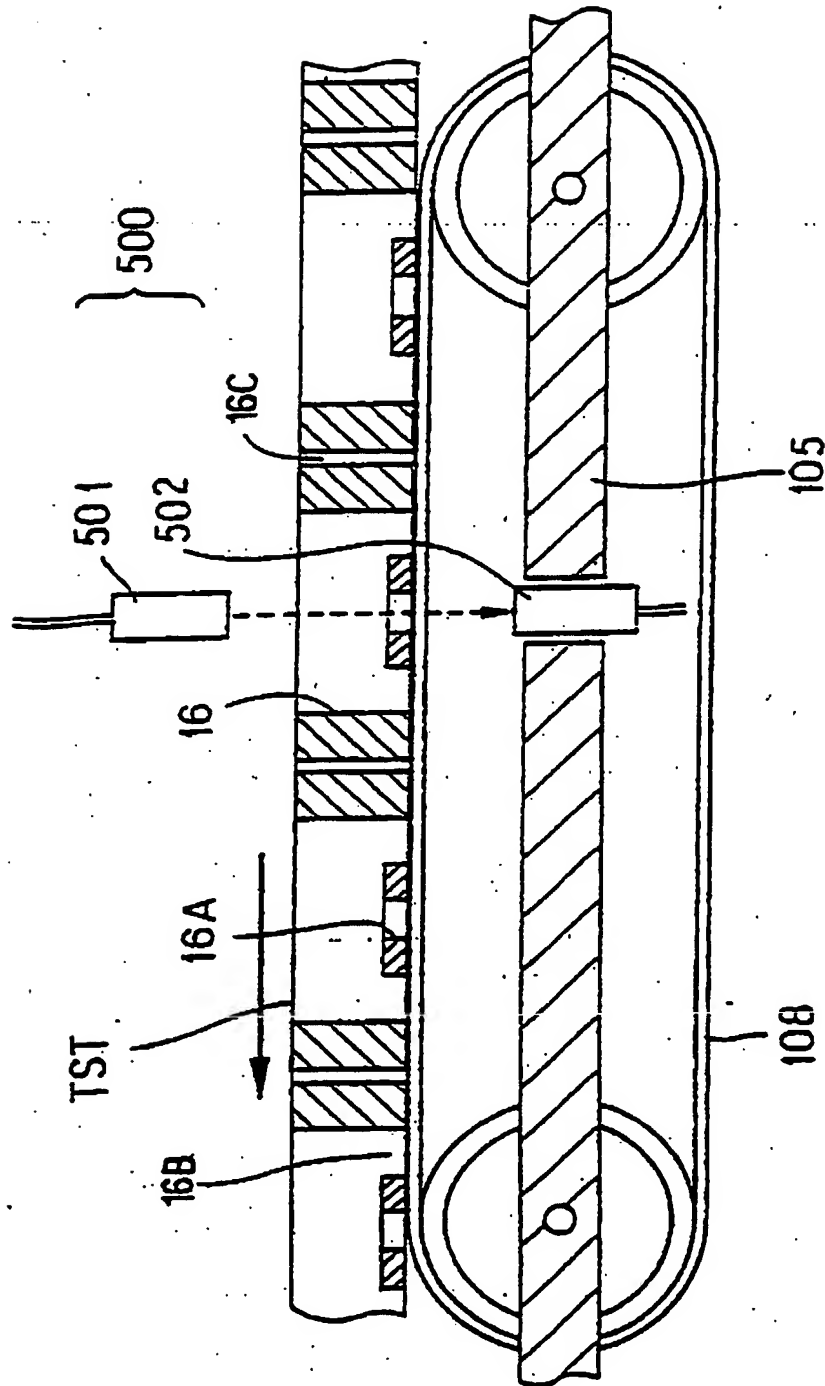


Fig. 2

Fig. 3

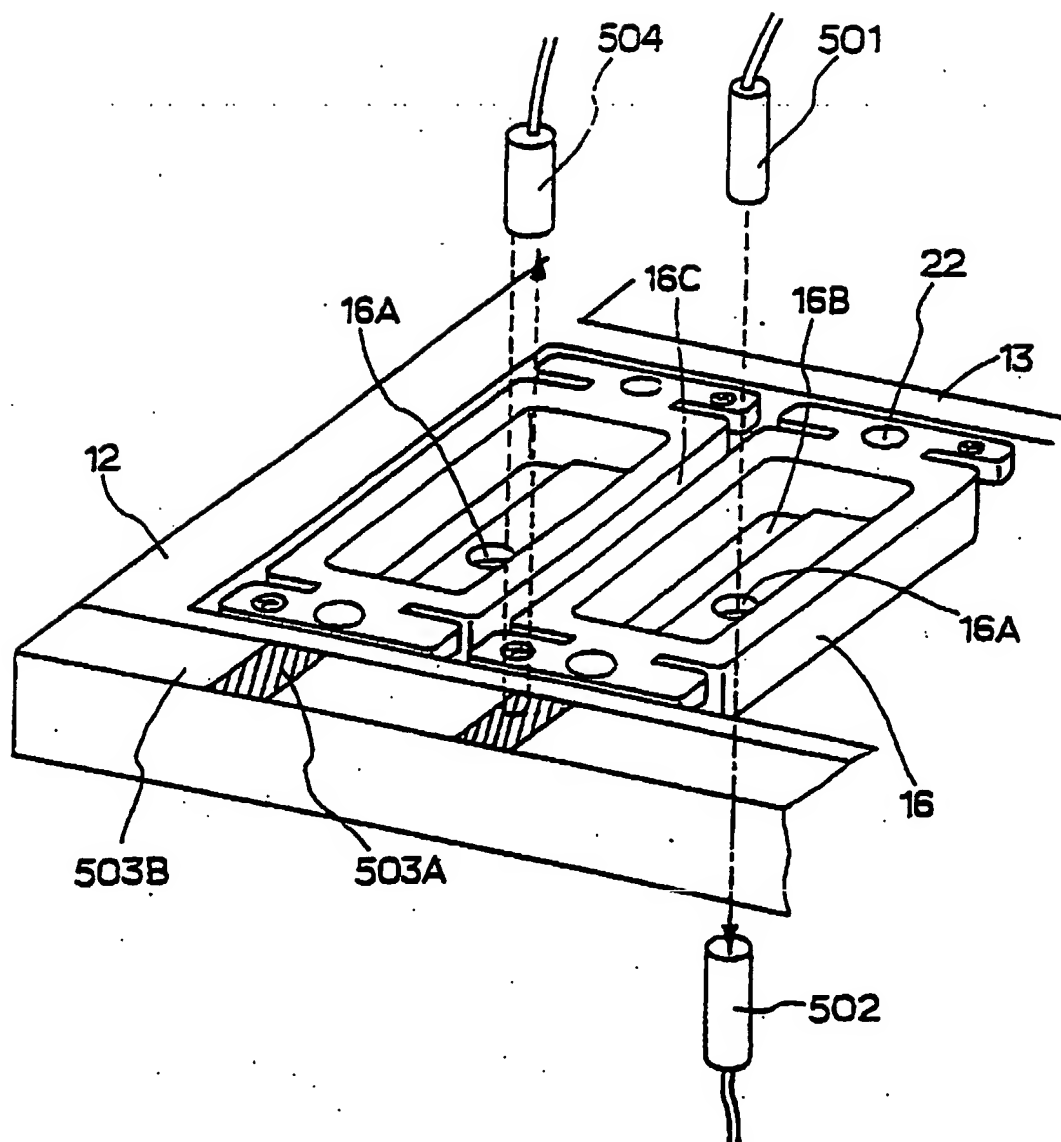
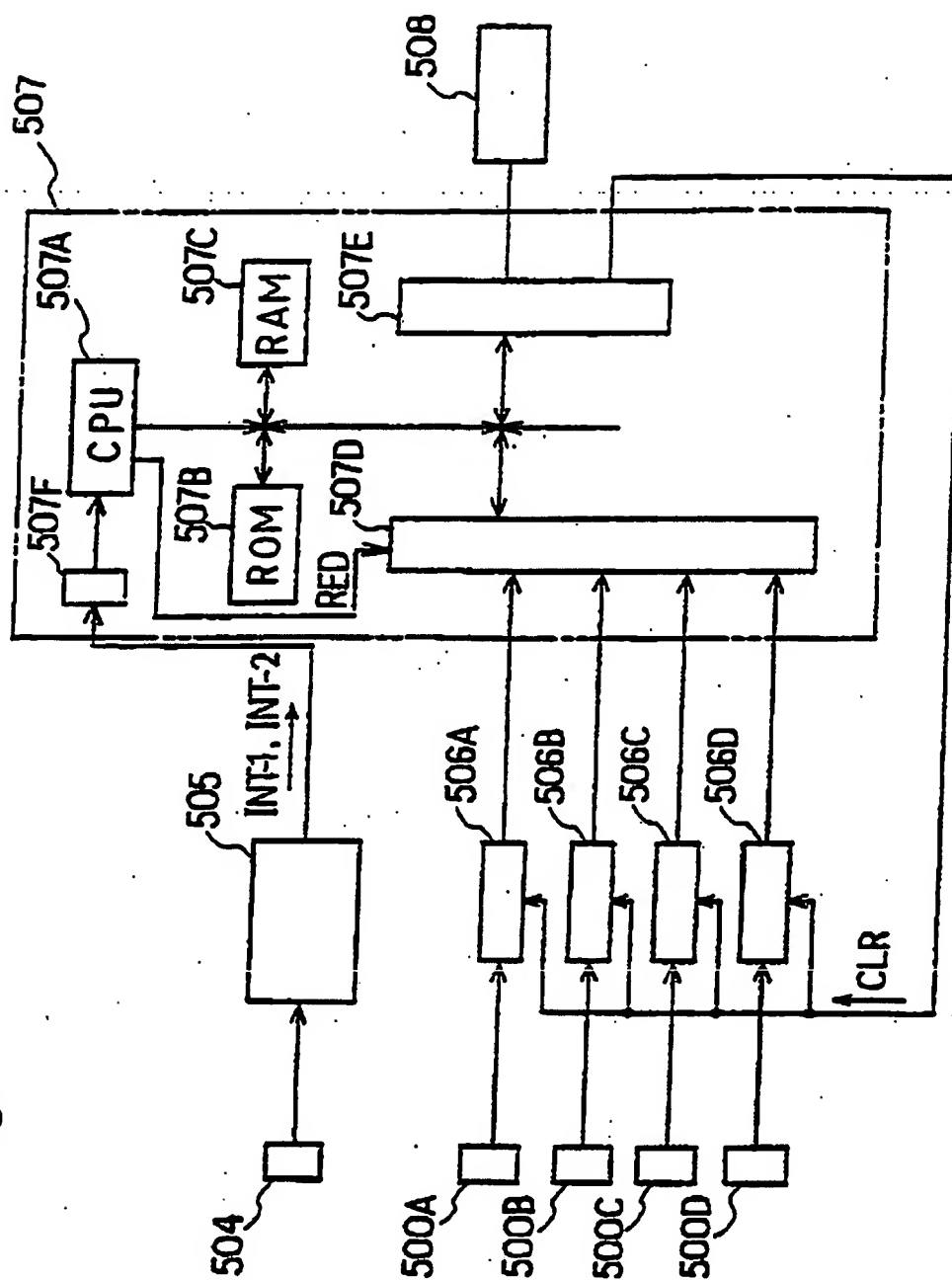


Fig. 4



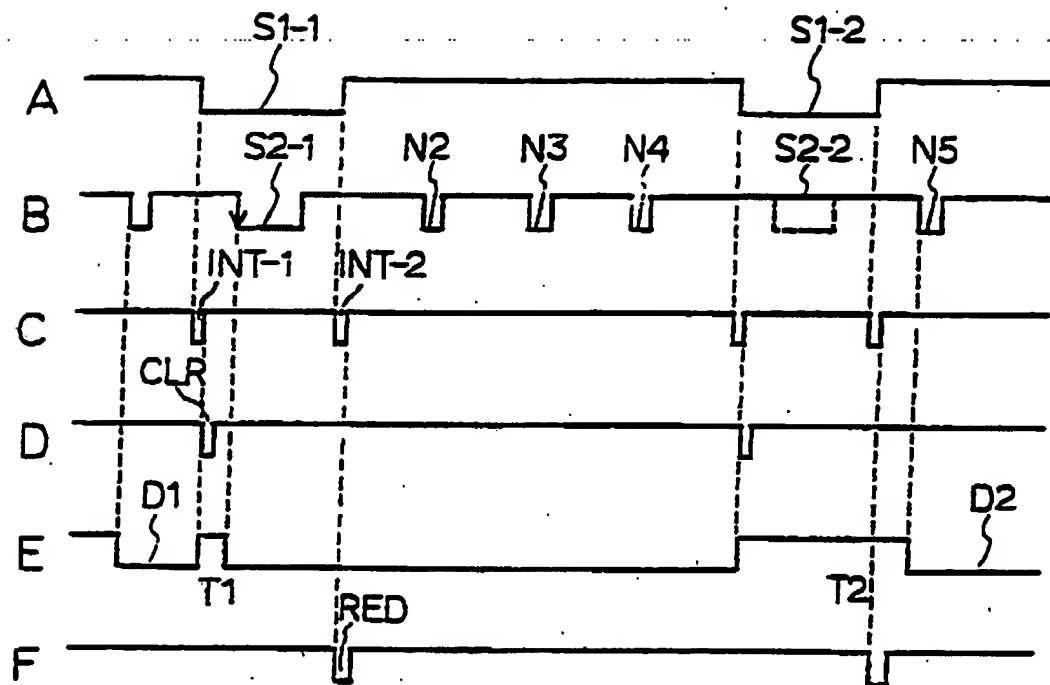


Fig. 5

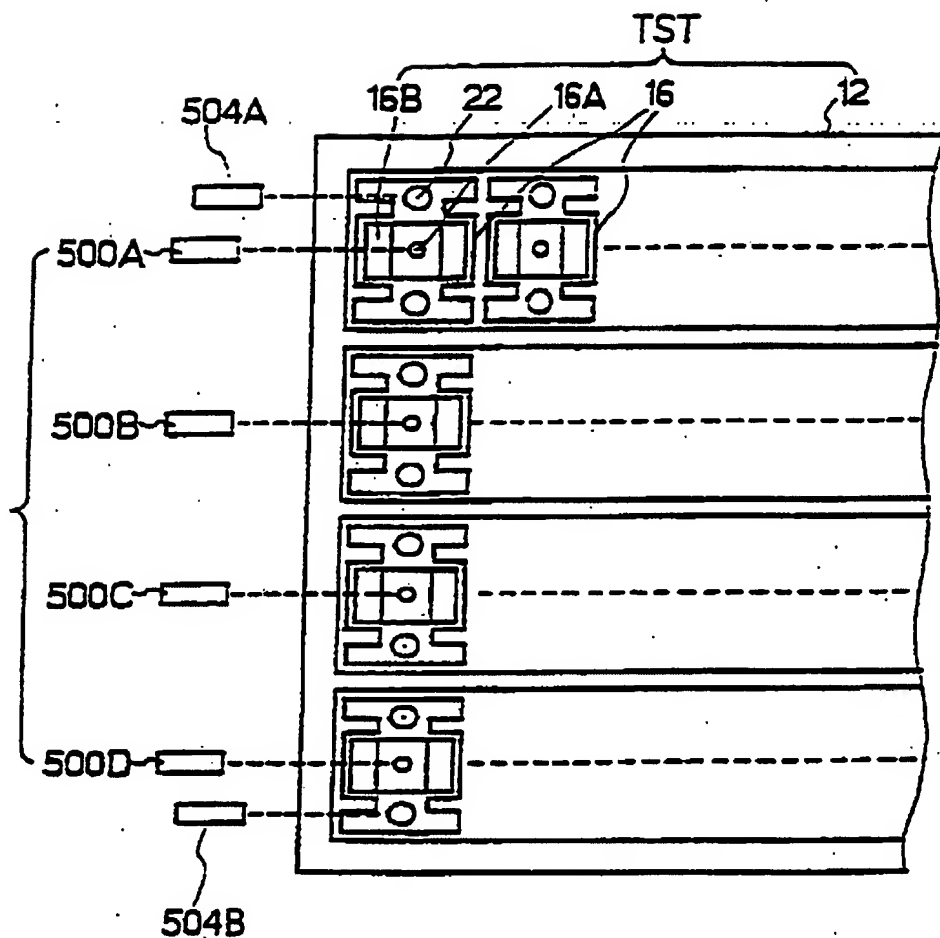


Fig. 6

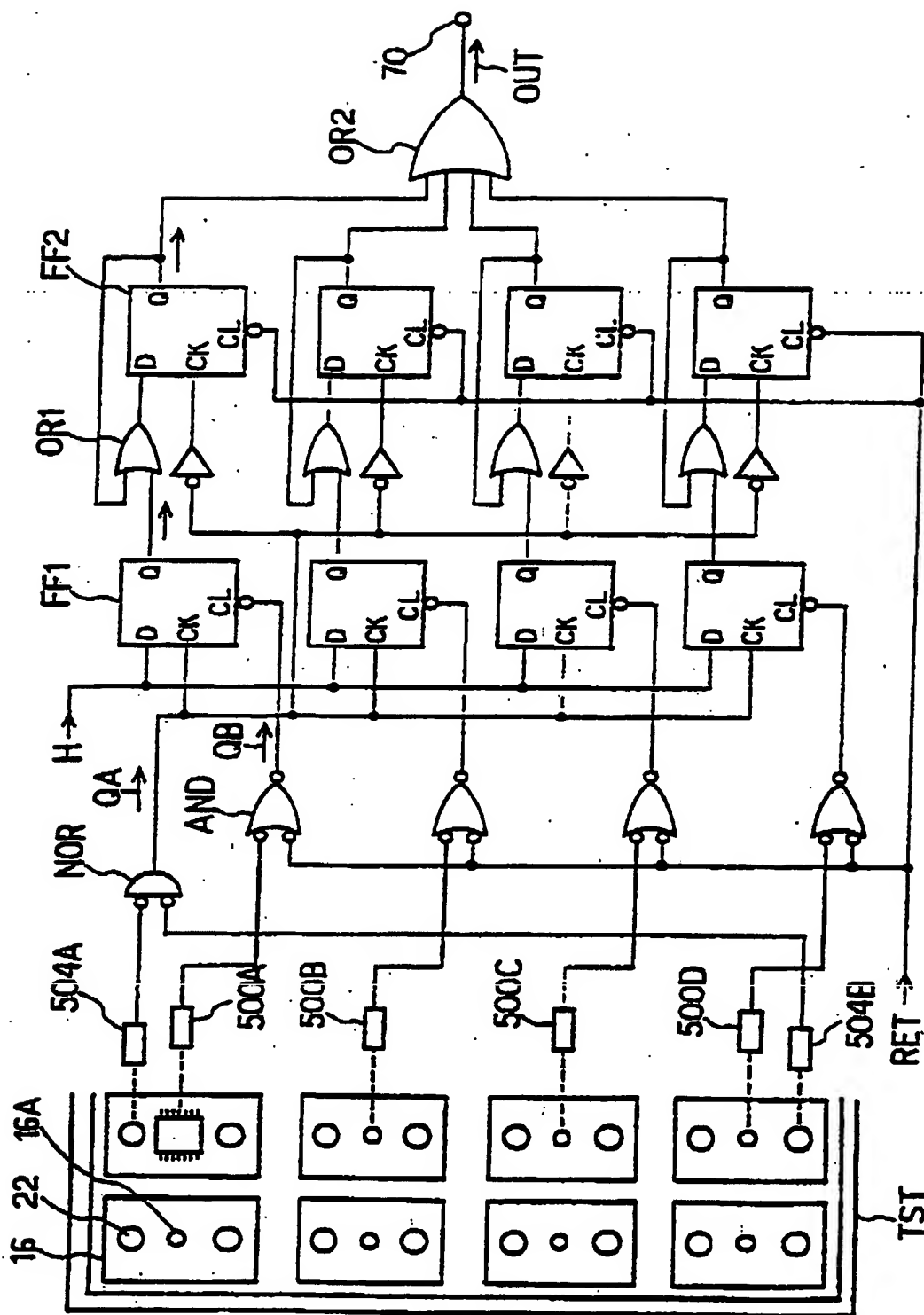


Fig. 7

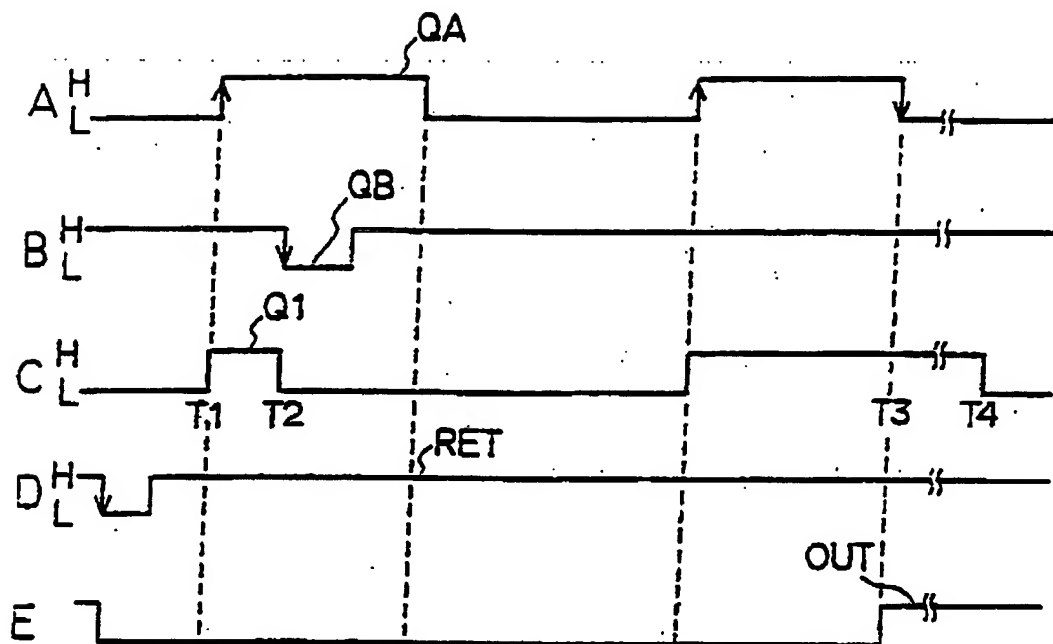
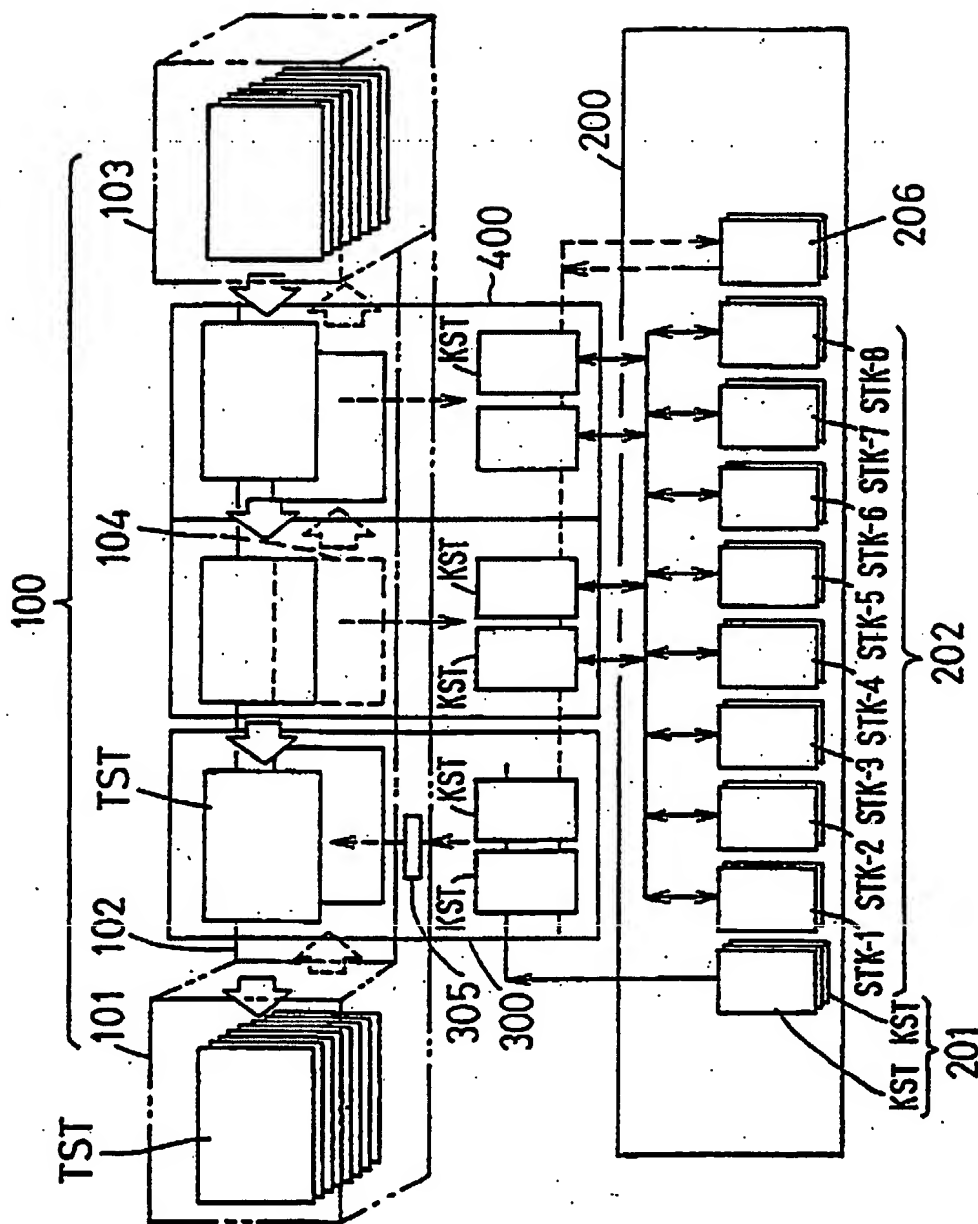


Fig. 8

Fig. 9



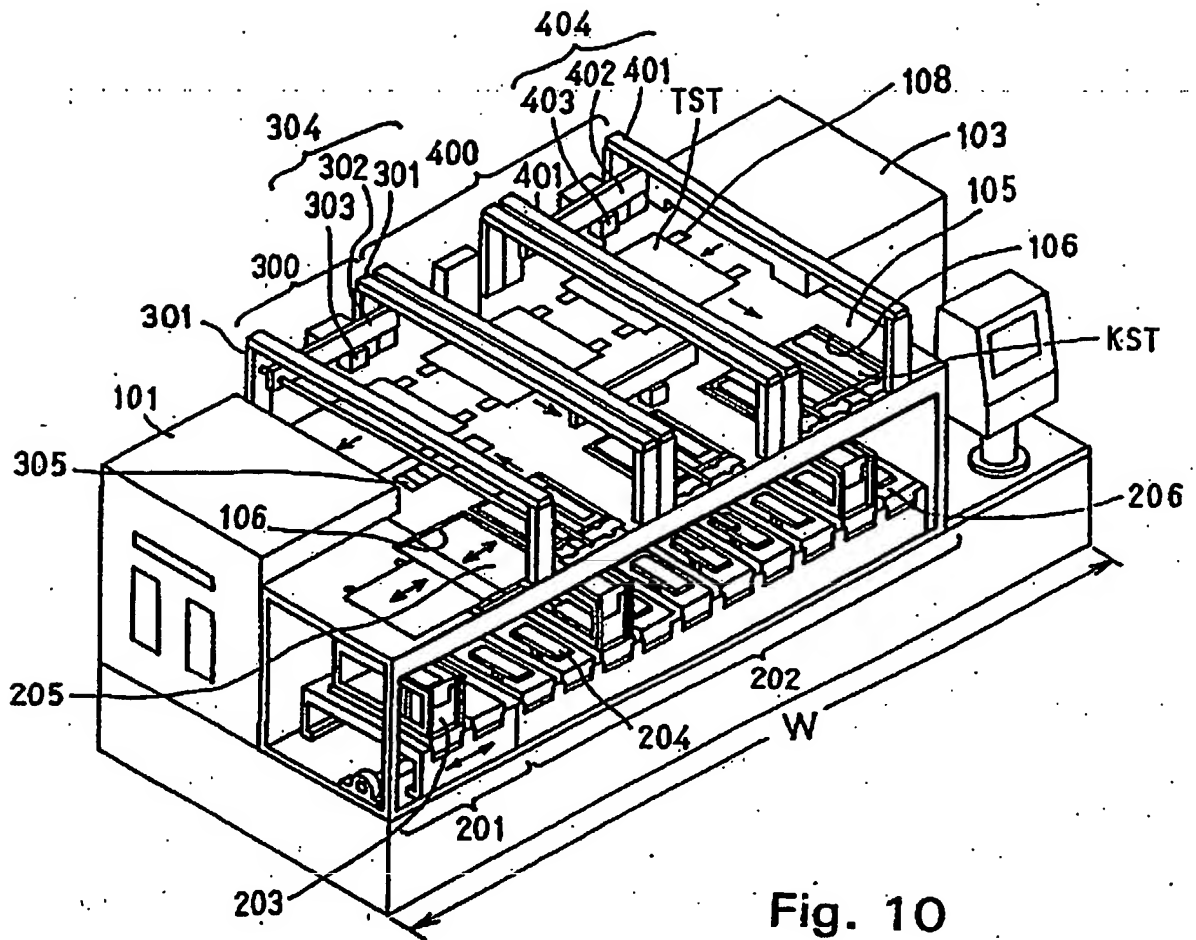


Fig. 10

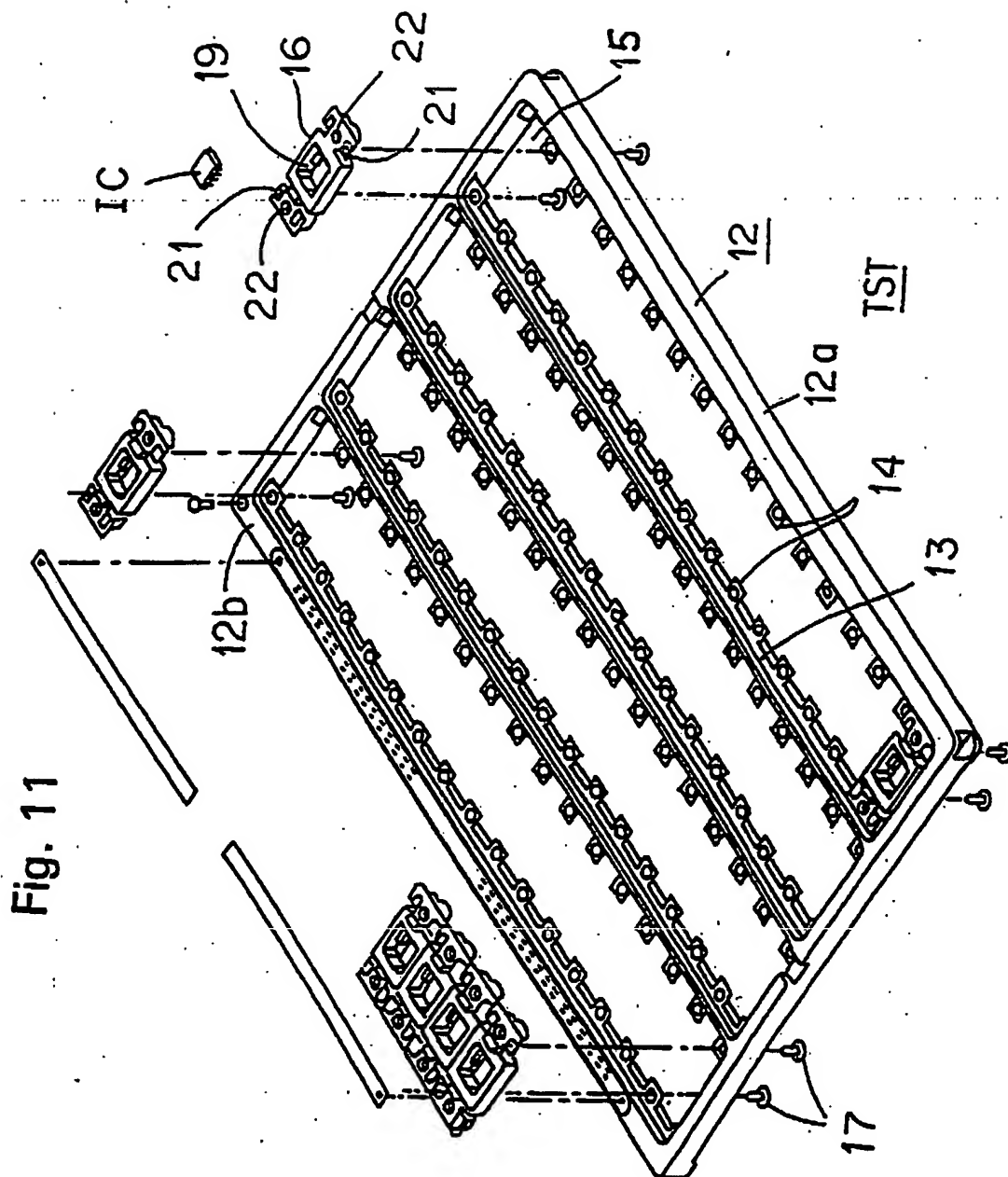


Fig. 11

Fig. 12

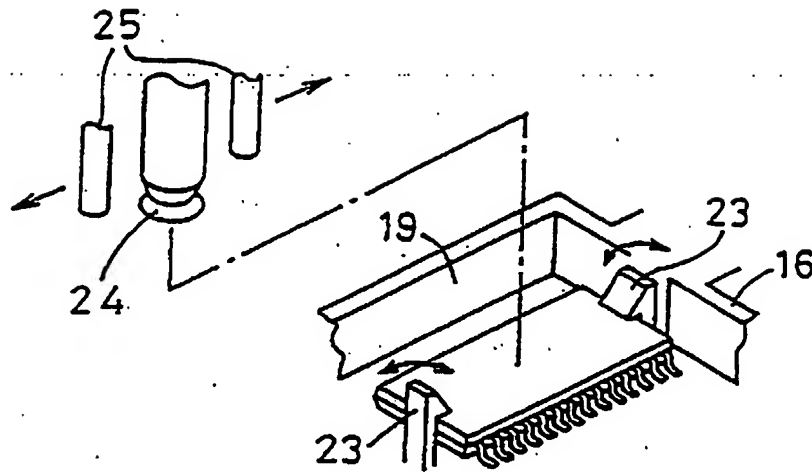
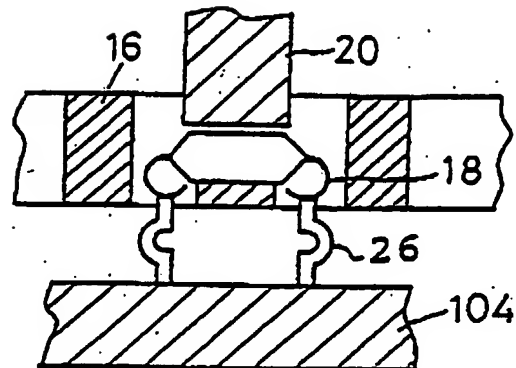


Fig. 13



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☒ FADED TEXT OR DRAWING

☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.